

METHOD AND DEVICE FOR CONVERTING FRAME NUMBER OF IMAGE SIGNAL

Publication number: JP11298861

Publication date: 1999-10-29

Inventor: HIRANO YASUHIRO; ISHIKURA KAZUO; SUGIYAMA MASAHITO; NAKAJIMA MITSUO; TSURU YASUTAKA; MATONO TAKAAKI; TAKADA HARUKI; KANEHACHI TAKASHI

Applicant: HITACHI LTD

Classification:

- International: **H04N7/01; H04N7/01; (IPC1-7): H04N7/01**

- European:

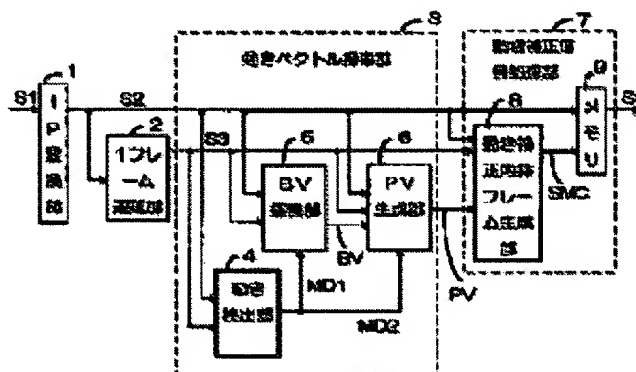
Application number: JP19980120127 19980414

Priority number(s): JP19980120127 19980414

Report a data error here

Abstract of JP11298861

PROBLEM TO BE SOLVED: To obtain the method and device for converting number of frames of an image signal with high image quality and a small circuit scale. **SOLUTION:** An IP conversion section 1 converts an interlace scanning signal S1 into a progressive scanning signal S2. A motion vector retrieval section 3 uses a motion detection section 4 to detect motion detection signals MD1, MD2 based on the signal S2 and a signal S3 of a preceding frame. A block unit motion vector retrieval section 5 detects a motion vector BV according to the signal MD1. A pixel unit motion vector generating section 6 generates a motion vector PV in the unit of pixels based on the motion vector BV and the signal MD2. A motion correction interpolation frame generating section 8 of a motion correction signal processing section 7 generates an interpolation frame signal SMC by motion correction signal processing using the pixel unit motion vector PV. A memory section 9 uses the signals S2 and SMC to obtain a signal S4 of progressive scanning where number of frames is converted.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-298861

(43)公開日 平成11年(1999)10月29日

(51)Int.Cl.⁶

H 0 4 N 7/01

識別記号

F I

H 0 4 N 7/01

C

審査請求 未請求 請求項の数37 F D (全 24 頁)

(21)出願番号 特願平10-120127

(22)出願日 平成10年(1998)4月14日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 平野 裕弘

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 石倉 和夫

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 弁理士 田中 清

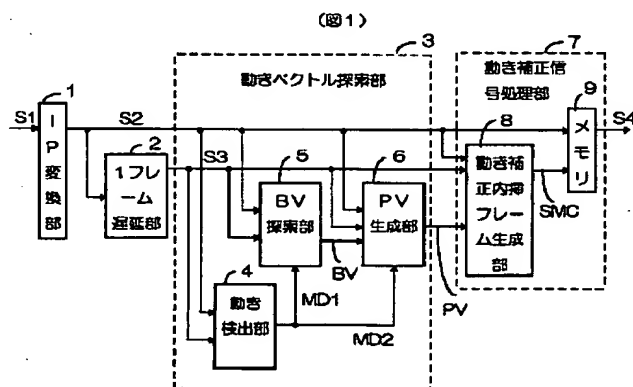
最終頁に続く

(54)【発明の名称】 画像信号のフレーム数変換方法および装置

(57)【要約】

【課題】 高画質でしかも回路規模の小さい画像信号のフレーム数変換方法および装置を提供する。

【解決手段】 I P変換部1は、飛び越し走査信号S1を順次走査の信号S2に変換する。動きベクトル探索部3は、動き検出部4で信号S2と前フレームの信号S3で動き検出信号MD1、MD2を検出する。ブロック単位動きベクトル探索部5は、信号MD1に従って動きベクトルBVを検出する。画素単位動きベクトル生成部6は、動きベクトルBV及び信号MD2に基づいて画素単位の動きベクトルPVを生成する。動き補正信号処理部7は、動き補正内挿フレーム生成部8で画素単位動きベクトルPVを用いた動き補正信号処理で内挿フレーム信号SMCを生成する。メモリ部9は信号S2と信号SMCを用いてフレーム数を変換処理した順次走査の信号S4を得る。



(2)

1

【特許請求の範囲】

【請求項1】 画像信号より検出した動画ブロックに対してブロックマッチング処理でブロック単位の動きベクトルを検出し、上記検出したブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルより画素単位の動きベクトルを生成し、上記画素単位の動きベクトルの動き補正誤差の大小に応じて画像信号の内挿フレームを生成し、上記内挿フレームを用いて画像信号のフレーム数を変換することを特徴とする画像信号のフレーム数変換方法。

【請求項2】 上記画像信号は、飛び越し順次の走査変換処理により得られた順次走査の画像信号であることを特徴とする請求項1記載の画像信号のフレーム数変換方法。

【請求項3】 上記順次走査の画像信号は、フレーム繰り返し処理を行うことにより得られた画像信号であることを特徴とする請求項2記載の画像信号のフレーム数変換方法。

【請求項4】 上記画像信号は、飛び越し走査の画像信号であることを特徴とする請求項1記載の画像信号のフレーム数変換方法。

【請求項5】 上記画像信号のシーンチェンジを検出したときは、上記動き補正誤差の大小に応じて生成した画像信号の内挿フレームに代えて、現フレーム又は前フレームの信号による内挿フレームを用いて画像信号のフレーム数を変換することを特徴とする請求項1乃至4のいずれかに記載の画像信号のフレーム数変換方法。

【請求項6】 飛び越し走査の画像信号から順次走査の画像信号を生成する走査変換部と、上記順次走査の画像信号に基づいて静止ブロック又は動画ブロックを検出する動き検出部と、上記動画ブロックに対してブロックマッチング処理でブロック単位の動きベクトルを検出するブロック単位動きベクトル探索部と、上記検出したブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルから画素単位の動きベクトルを生成する画素単位動きベクトル生成部と、上記画素単位の動きベクトルの動き補正誤差の大小に応じて上記画像信号の内挿フレームを生成する動き補正内挿フレーム生成部とを備えたことを特徴とする画像信号のフレーム数変換装置。

【請求項7】 上記順次走査の画像信号のフレーム数変換を行うフレームレートアップ部を上記走査変換部と上記動き検出部の間に設けたことを特徴とする請求項6記載の画像信号のフレーム数変換装置。

【請求項8】 飛び越し走査の画像信号に基づいて静止ブロック又は動画ブロックを検出する動き検出部と、上記動画ブロックに対してブロックマッチング処理でブロック単位の動きベクトルを検出するブロック単位動きベクトル探索部と、上記検出したブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブ

2

ックの動きベクトルから画素単位の動きベクトルを生成する画素単位動きベクトル生成部と、上記画素単位の動きベクトルに基づいて上記飛び越し走査の画像信号から順次走査の画像信号を生成する走査変換部と、上記画素単位の動きベクトルの動き補正誤差の大小に応じて上記順次走査の画像信号の内挿フレームを生成する動き補正内挿フレーム生成部とを備えたことを特徴とする画像信号のフレーム数変換装置。

【請求項9】 上記ブロック単位動きベクトル探索部は、動画ブロックに対しては、予め設定する原点近傍領域は密、周縁部領域は粗の複数個数の代表動きベクトルによるブロックマッチング処理で参照動きベクトルを算出し、算出した参照動きベクトル近傍の動きベクトルに対してブロックマッチング処理による再探索で動きベクトルを検出することを特徴とする請求項6乃至8のいずれかに記載の画像信号のフレーム数変換装置。

【請求項10】 上記ブロック単位動きベクトル探索部は、検出した動きベクトルの発生頻度の形態に応じて、探索領域又は代表動きベクトルの異なる複数種類の探索モードのうちいずれかのモードに従ったブロックマッチング処理により動きベクトルを検出することを特徴とする請求項6乃至8のいずれかに記載の画像信号のフレーム数変換装置。

【請求項11】 上記ブロック単位動きベクトル探索部は、ブロックマッチング処理による動きベクトルの探索において、水平方向の探索領域を垂直方向の探索領域より広く設定することを特徴とする請求項9又は10に記載の画像信号のフレーム数変換装置。

【請求項12】 上記ブロック単位動きベクトル探索部は、画像信号の動きベクトル情報より算出する変換動きベクトルを用いて上記ブロックマッチング処理を行うことを特徴とする請求項6乃至8のいずれかに記載の画像信号のフレーム数変換装置。

【請求項13】 上記ブロック単位動きベクトル探索部は、画像信号の動きベクトル情報のPピクチャおよびBピクチャの動きベクトルを1フレーム間の動きベクトルに変換するベクトル変換部を有し、動画ブロックに対しては、上記ベクトル変換部出力の動きベクトルによるブロックマッチング処理で参照動きベクトルを算出し、算出した参照動きベクトル近傍の動きベクトルに対してブロックマッチング処理による再探索で動きベクトルを検出することを特徴とする請求項12記載の画像信号のフレーム数変換装置。

【請求項14】 上記ブロック単位動きベクトル探索部においては、ブロックマッチング処理を画像信号の輝度信号成分で行うことを特徴とする請求項6乃至13のいずれかに記載の画像信号のフレーム数変換装置。

【請求項15】 上記ブロック単位動きベクトル探索部においては、ブロックマッチング処理を画像信号の輝度信号成分及び色信号成分の両者を用いて行うことを特徴

(3)

3

とする請求項6乃至13のいずれかに記載の画像信号のフレーム数変換装置。

【請求項16】 上記画素単位動きベクトル生成部は、ブロック単位の動きベクトルによる動き補正誤差が閾値未満の時はブロック内の全ての画素にブロック単位の動きベクトルを割り当て、上記動き補正誤差が閾値以上の時はブロックを水平方向及び垂直方向に細分化したミニブロックに対して、現ブロック及び隣接ブロックの動きベクトルのうちでミニブロックを内包する領域での動き補正誤差が最少なものをミニブロック内の画素の動きベクトルに割り当てることを特徴とする請求項6乃至15のいずれかに記載の画像信号のフレーム数変換装置。

【請求項17】 上記画素単位動きベクトル生成部は、ブロック単位の動きベクトルでブロック動き補正誤差とミニブロック動き補正誤差とを算出し、上記ブロック動き補正誤差の大小に応じて閾値を変化させ、ミニブロック動き補正誤差が上記閾値未満のミニブロックではブロック単位の動きベクトルを割り当て、ミニブロック動き補正誤差が上記閾値以上のミニブロックでは現ブロック及び隣接ブロックの動きベクトルのうちでミニブロックを内包する領域での動き補正誤差が最少なものをミニブロック内の画素の動きベクトルに割り当てることを特徴とする請求項6乃至15のいずれかに記載の画像信号のフレーム数変換装置。

【請求項18】 上記画素単位動きベクトル生成部は、画像信号のエッジ領域を検出し、上記エッジ領域を含むミニブロックでは、ミニブロックを内包する横長の領域で動き補正誤差を算出することを特徴とする請求項16又は17記載の画像信号のフレーム数変換装置。

【請求項19】 上記画素単位動きベクトル生成部においては、ミニブロックにおける動き補正誤差の算出を画像信号の輝度信号成分で行うことを特徴とする請求項16乃至18のいずれかに記載の画像信号のフレーム数変換装置。

【請求項20】 上記画素単位動きベクトル生成部においては、ミニブロックにおける動き補正誤差の算出を画像信号の輝度信号成分及び色信号成分の両者を用いて行うことを特徴とする請求項16乃至18のいずれかに記載の画像信号のフレーム数変換装置。

【請求項21】 検出した動きベクトルの発生頻度の形態に応じて上記ブロック単位動きベクトル探索部の探索モードと画素単位動きベクトル生成部の動作モードを設定するベクトル分布計測部を備え、上記ブロック単位動きベクトル探索部では上記探索モードに従ったブロックマッチング処理で動きベクトルを検出し、上記画素単位動きベクトル生成部では上記動作モードに従ったミニブロック分割探索処理を行うことを特徴とする請求項6又は7記載の画像信号のフレーム数変換装置。

【請求項22】 上記動き補正内挿フレーム生成部は、上記画素単位の動きベクトルの動き補正誤差の大小に応

4

じて閾値を設定する補正誤差算出部と、上記画素単位の動きベクトルで動き補正ベクトルを生成する動き補正ベクトル生成部と、上記動き補正ベクトル生成部の出力信号で現フレームの画像の位置を移動させた第1の動き補正信号と前フレームの画像の位置を移動させた第2の動き補正信号とを生成する動き補正信号生成部とを備え、上記第1の動き補正信号と第2の動き補正信号の差分成分が閾値未満の時は上記第1及び第2の動き補正信号を用いて内挿フレームを生成し、閾値以上の時は現フレーム又は前フレームの信号により内挿フレームを生成することを特徴とする請求項6乃至21のいずれかに記載の画像信号のフレーム数変換装置。

【請求項23】 上記動き補正内挿フレーム生成部は、上記画素単位動きベクトル生成部出力の動きベクトルの発生頻度に応じて上記内挿フレームを生成することを特徴とする請求項22に記載の画像信号のフレーム数変換装置。

【請求項24】 上記第1の動き補正信号と第2の動き補正信号の差分成分の算出は画像信号の輝度信号成分で行うことを特徴とする請求項22又は23記載の画像信号のフレーム数変換装置。

【請求項25】 動き補正の現フレーム信号と前フレーム信号との差分成分の算出は画像信号の輝度信号成分及び色信号成分の両者を用いて行うことを特徴とする請求項22又は23記載の画像信号のフレーム数変換装置。

【請求項26】 上記画像信号のシーンチェンジを検出したときは、上記動き補正誤差の大小に応じて生成した画像信号の内挿フレームに代えて、現フレーム又は前フレームの信号による内挿フレームを用いて画像信号のフレーム数を変換することを特徴とする請求項6乃至25のいずれかに記載の画像信号のフレーム数変換装置。

【請求項27】 飛び越し走査の画像信号を飛び越し順次の走査変換処理により順次走査の画像信号を生成し、上記順次走査の画像信号より検出した動画ブロックに対してブロックマッチング処理でブロック単位の動きベクトルを検出し、上記検出したブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルより画素単位の動きベクトルを生成し、上記画素単位の動きベクトルの動き補正誤差の大小に応じて画像信号の内挿フレームを生成し、上記内挿フレームを用いて画像信号のフレーム数を変換するように構成されたことを特徴とする画像信号のフレーム数変換装置。

【請求項28】 上記順次走査の画像信号は、フレーム繰返し処理によりフレーム数変換された画像信号であることを特徴とする請求項27記載の画像信号のフレーム数変換装置。

【請求項29】 飛び越し走査の画像信号より検出した動画ブロックに対してブロックマッチング処理でブロック単位の動きベクトルを検出し、上記検出したブロック

50

(4)

5

単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルより画素単位の動きベクトルを生成し、上記画素単位の動きベクトルの動き補正誤差の大小に応じて画像信号の内挿フレームを生成し、上記内挿フレームを用いて画像信号のフレーム数を変換するよう構成されたことを特徴とする画像信号のフレーム数変換装置。

【請求項30】 上記画像信号のシーンチェンジを検出したときは、上記動き補正誤差による内挿フレームの生成を中止し、現フレーム又は前フレームの信号による内挿フレームを用いて画像信号のフレーム数を変換するよう構成されたことを特徴とする請求項27乃至29のいずれかに記載の画像信号のフレーム数変換装置。

【請求項31】 画像信号を入力する入力部と、上記画像信号に基づいてブロック単位の動きベクトルを検出し、上記ブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルより画素単位の動きベクトルを生成し、上記画素単位の動きベクトルの動き補正誤差の大小に応じて画像信号の内挿フレームを生成することにより画像信号のフレーム数を変換処理する画像信号のフレーム数変換部と、上記画像信号のフレーム数変換部の出力を表示する表示部とを備えたことを特徴とするテレビジョン受像機。

【請求項32】 上記入力部と上記画像信号のフレーム数変換部の間に上記画像信号を飛び越し順次の走査変換処理により順次走査の画像信号に変換する走査変換部を備え、上記表示部に上記順次走査の画像信号を表示するよう構成したことを特徴とする請求項31記載のテレビジョン受像機。

【請求項33】 上記入力部と上記画像信号のフレーム数変換部の間に設けられた飛び越し走査の画像信号を順次走査の画像信号に変換する第1の走査変換部と、上記画像信号のフレーム数変換部と上記表示部の間に設けられた上記順次走査の画像信号を飛び越し走査の画像信号に変換する第2の走査変換部とを備え、上記表示部に飛び越し走査の画像信号を表示するよう構成したことを特徴とする請求項31記載のテレビジョン受像機。

【請求項34】 上記画像信号のフレーム数変換部において上記画像信号を飛び越し順次の走査変換処理により順次走査の画像信号に変換して上記画像信号の内挿フレームを生成し、上記表示部に順次走査の画像信号を表示するよう構成したことを特徴とする請求項31記載のテレビジョン受像機。

【請求項35】 上記画像信号のフレーム数変換部において上記画像信号を飛び越し順次の走査変換処理により順次走査の画像信号に変換して上記画像信号の内挿フレームを生成し、上記画像信号のフレーム数変換部と上記表示部の間に設けられた走査変換部により上記順次走査の画像信号を飛び越し走査の画像信号に変換し、上記表示部に飛び越し走査の画像信号を表示するよう構成し

6

たことを特徴とする請求項31記載のテレビジョン受像機。

【請求項36】 PAL方式のテレビジョン信号のフレーム数を上記画像信号のフレーム数変換部により変換し、上記表示部にフレーム周波数が60Hz、75Hz又は100Hzの順次走査の画像表示を行うよう構成したことを特徴とする請求項32又は34記載のテレビジョン受像機。

【請求項37】 PAL方式のテレビジョン信号のフレーム数を上記画像信号のフレーム数変換部により変換し、上記表示部にフィールド周波数が60Hz、75Hz又は100Hzの飛び越し走査の画像表示を行うよう構成したことを特徴とする請求項33又は35記載のテレビジョン受像機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は画像信号のフレーム数変換方法および装置に係り、特に動き補正信号処理によりフレーム数を変換するに好適なフレーム数変換方法および装置に関する。

【0002】

【従来の技術】近年、マルチメディア化の進展に伴い、テレビジョン受像機においても、各種方式のテレビジョン信号やPC画像信号等の画像フォーマットの異なる信号を表示する機能が必要となる。また、高画質化や平面ディスプレイ対応の機能として、順次走査による画像表示機能が必要になる。これらの機能を実現するには、各種入力信号を画像表示部のフォーマットに変換するため、フレーム数変換や順次走査化の信号処理が必要となる。この信号処理をコマ繰り返しやコマ落としなどの単純な方法で行うと、動き画像で滑らかさが損なわれるモーションジャダーなどの画質劣化が発生する。

【0003】動き補正フレーム数変換処理は、この種の画質劣化を回避する技術であり、動きベクトルを用いて前後のフレームの画像位置を移動させて内挿フレームの信号を生成するものである。この動き補正フレーム数変換処理に関しては、例えば特開平7-170496号公報において、動きベクトルを効率よく探索する技術が開示されている。また特開平7-336650号公報においては、動き補正に固有な動画エッジ周縁部における解像度低下などの劣化を回避する技術が開示されている。

【0004】

【発明が解決しようとする課題】しかしながら、これらの従来技術においては、前者については動き検出の精度に課題を有し、また後者については信号処理の複雑さに課題を有している。すなわち従来の技術では、画質を高めようとする信号処理の回路規模が大きくなり、逆に信号処理の回路規模を小さくすると画質劣化を十分排除できなくなるというのが実情である。

【0005】従って本発明の目的は、高画質でしかも回

(5)

7

路規模の小さい画像信号のフレーム数変換方法および装置を提供することにある。

【0006】

【課題を解決するための手段】上記目的は、画像信号より検出した動画ブロックに対してブロックマッチング処理でブロック単位の動きベクトルを検出し、この検出したブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルより画素単位の動きベクトルを生成し、この画素単位の動きベクトルの動き補正誤差の大小に応じて画像信号の内挿フレームを生成し、この内挿フレームを用いて画像信号のフレーム数を変換する画像信号のフレーム数変換方法により、達成される。

【0007】また本発明に係るフレーム数変換装置では、画像信号に基づいて静止ブロック又は動画ブロックを検出する動き検出部と、動画ブロックに対してブロックマッチング処理でブロック単位の動きベクトルを検出するブロック単位動きベクトル探索部と、検出したブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルから画素単位の動きベクトルを生成する画素単位動きベクトル生成部と、画素単位の動きベクトルの動き補正誤差の大小に応じて上記画像信号の内挿フレームを生成する動き補正内挿フレーム生成部とを備える。ここで画像信号としては、飛び越し走査の画像信号を用いる場合と順次走査の画像信号を用いる場合があるが、基本的には両者の装置構成は同じである。しかし具体的構成には違いがあるので、これらについては後述する。

【0008】本発明は、具体的には、次のような技術的手段を用いる。すなわち、動きベクトル探索処理に要する演算量の大幅な削減を図るため、以下のブロック単位動きベクトル探索処理と、画素単位動きベクトル生成処理の2段階の信号処理を採用する。

【0009】まず、ブロック単位動きベクトル探索処理では、ブロックマッチング処理で動きベクトルを探索するが、フレーム差分信号で動きを検出しないブロック（以降静止ブロックと略称）と、動きを検出したブロック（以降動画ブロックと略称）とに分別する前処理を行い、動画ブロックのみ以下に示す3種類のいずれかで探索処理を行う。

(1) 2重代表点ツリー探索処理：原点近傍は密、周縁部は粗に予め設定した代表動きベクトルのうち、動き補正誤差が最少なものを参照動きベクトルとし、この近傍の動きベクトルのうちの動き補正誤差が最少なものを再探索してブロック単位の動きベクトルを検出する。

(2) 動きベクトル分布適応探索処理：前フレームの動きベクトルの発生頻度の形態に応じて、探索領域や代表動きベクトルの配列が異なる複数種類の探索モードのいずれかを選択し、この選択したモードに従ってブロック単位の動きベクトルを検出する。

8

(3) 変換ベクトル探索処理：画像符号化で使用する動きベクトル情報よりベクトル変換処理で生成した1フレームの動きベクトルを参照動きベクトルとし、この近傍の動きベクトルのうちの動き補正誤差が最少なものを再探索してブロック単位の動きベクトルを検出する。

【0010】次に、画素単位動きベクトル生成処理では、ブロックを水平、垂直に細分化したミニブロックに対して、以下に示す3種類のいずれかのミニブロック分割探索処理を行う。

(1) ブロック予測誤差適応探索処理：ブロック単位の動きベクトルによる動き補正誤差が閾値以上のブロックに対し、ミニブロック毎に、現ブロックおよび隣接ブロックの動きベクトルのうちでミニブロックを内包する算出領域での動き補正誤差が最少なものをミニブロック内の画素の動きベクトルとして検出する。

(2) ブロックミニブロック予測誤差適応探索処理：ブロック単位の動きベクトルによる動き補正誤差の大小に応じて閾値を変化させ、ブロック単位の動きベクトルによるミニブロックの動き補正誤差が閾値以上のミニブロックでは、現ブロックおよび隣接ブロックの動きベクトルのうちでミニブロックを内包する算出領域での動き補正誤差が最少なものをミニブロック内の画素の動きベクトルとして検出する。

(3) Vエッジ適応探索処理：画像信号のVエッジ領域を含むミニブロックでは、現ブロック及び隣接ブロックの動きベクトルのうちでミニブロックを内包する横長な算出領域で動き補正誤差が最少なものをミニブロック内の画素の動きベクトルとして検出する。

以上に述べた本発明の動きベクトル探索処理によれば、高精度な動きベクトルの検出が、全探索に較べて2桁～3桁程度削減した演算量で可能となる。

【0011】動き補正信号処理では、動き補正内挿フレームの信号を、以下に示す2種類のいずれかの処理で生成する。

(1) 予測誤差適応動き補正処理：動きベクトル探索処理で検出した動きベクトルによるブロック動き補正誤差とミニブロック動き補正誤差の大小に応じて閾値を変化させ、前フレームの画像の位置を動き補正ベクトルで移動させて生成する動き補正前フレーム信号と、現フレームの画像の位置を動き補正ベクトルで移動させて生成する動き補正現フレーム信号との差分信号成分が閾値以上の時は、前、現フレームのうち内挿フレームとの距離が近いフレームの信号で置換する。

(2) 動き速度適応動き補正処理：動きベクトル探索処理で検出した動きベクトルの発生頻度の形態でモーションジャダー妨害が目立ちやすい速度の画像を含むフレームを検出し、この検出したフレームに限定して動き補正内挿フレームの信号を生成する。

【0012】以上に述べた本発明の動き補正信号処理によれば、動き補正処理に固有な画質劣化、例えば、画像

(6)

9

の一部が不適切な画像に置き換えられる孤立点的な劣化や動画のエッジ部がフリッカしたり動きが不自然に見えたりする劣化の大幅な抑圧が可能となる。また本発明では、シーンチェンジの領域においては、動きベクトル探索処理と動き補正内挿フレーム信号生成の処理を中止する。この結果、シーンチェンジ領域で発生する動きベクトル探索処理での膨大な演算量の発生を抑圧することができる。以上に述べた本発明の技術的手段によれば、高画質・低コストな画像信号のフレーム数変換方法および装置の実現が可能となる。

【0013】さらに本発明に係るテレビジョン受像機は、画像信号を入力する入力部と、画像信号に基づいてブロック単位の動きベクトルを検出し、ブロック単位動きベクトルの動き補正誤差の大小に応じて現ブロックと隣接ブロックの動きベクトルより画素単位の動きベクトルを生成し、画素単位の動きベクトルの動き補正誤差の大小に応じて画像信号の内挿フレームを生成することにより画像信号のフレーム数を変換処理する画像信号のフレーム数変換部と、画像信号のフレーム数変換部の出力を表示する表示部とを備えて構成される。本発明によれば、マルチソース対応の高画質なテレビジョン受像機を簡単な回路で且つ低コストで作製することができる。

【0014】

【発明の実施の形態】本発明に係るフレーム数変換装置の第1の実施例について、図1～図20を用いて説明する。

【0015】図1は、本実施例のブロック構成図である。図において、IP変換部1は、飛び越し走査の入力画像信号S1（輝度信号成分と色差信号成分）を入力し、飛び越し順次の走査変換を行う。例えば、入力画像信号S1の輝度信号成分は動き適応型の補間処理、色差信号はライン間の補間処理で補間走査線の信号を生成し、出力に順次走査の信号系列S2（輝度信号成分と色差信号成分）を得る。なお、入力画像信号がテレシネ画像信号（映画などのフィルム画像を2-3プルダウン処理でテレビ信号のフォーマットに変換した信号）の場合は、フィルムモードの補間処理（同一フィルムフレームに属す飛び越し走査の信号で補間走査線の信号を生成）で順次走査の信号系列に変換してもよい。

【0016】1フレーム遅延部2は、順次走査の現フレームの信号系列S2を1フレーム期間遅延させた前フレームの信号系列S3を生成する。この信号系列S2及びS3は、それぞれ動きベクトル探索部3と動き補正信号処理部7に供給される。動きベクトル探索部3は、動き検出部4と、ブロック単位動きベクトル探索部5と、画素単位動きベクトル生成部6とから構成される。動き検出部4は、現フレームの信号系列S2と前フレームの信号系列S3の両輝度信号成分の減算処理で1フレーム間の差分信号を抽出し、これを2値量子化して動き検出信号MD1、MD2を出力する。この構成の詳細について

10

は後述する。

【0017】ブロック単位動きベクトル探索部5は、ブロック単位（例えば16画素×16ラインあるいは8画素×8ライン）で動きベクトルを検出する。すなわち、動き検出信号MD1が0のブロックは静止ブロックと判定し、ブロック単位動きベクトルBVに0を出力する。一方、動き検出信号MD1が1のブロックは動画ブロックと判定し、信号系列S2及びS3の輝度信号成分に対して、前述した2重代表点ツリー探索処理あるいは動きベクトル分布適応探索処理を行い、ブロック単位動きベクトルBVを検出する。この構成の詳細については後述する。

【0018】画素単位動きベクトル生成部6は、ミニブロック分割探索処理で画素単位動きベクトルPVを生成する。すなわち、前述したブロック予測誤差適応探索処理、ブロックミニブロック予測誤差適応探索処理あるいはVエッジ適応探索処理でミニブロック単位（例えば2画素×2ライン）で画素単位動きベクトルPVを検出する。また、動き検出信号MD2が0の画素は静止画素と判定してPVに0を割り当てる。この具体的な構成についても後述する。

【0019】動き補正信号処理部7は、動き補正内挿フレーム生成部8と、メモリ部9とから構成される。動き補正内挿フレーム生成部8は、画素単位動きベクトルPVをもとに動き補正ベクトルを作り、現フレームの信号S2と前フレームの信号S3の画像の位置をこの動き補正ベクトルで移動させた信号で内挿フレームの信号系列SMCを生成する。この具体的な構成についても後述する。メモリ部9は、現フレームの信号系列S2の特定のフレーム順の信号と内挿フレームの信号系列SMCの書き込み動作と読み出し動作を行い、この出力に動き補正フレーム数変換処理でフレーム周波数をアップした順次走査の画像信号系列S4（輝度信号成分と色差信号成分）を得る。

【0020】以下、本実施例における主要ブロック部について説明する。図2は、動き検出部4の一構成例を示す図である。図において減算部10は、現フレームの信号S2と前フレームの信号S3の輝度信号成分の減算を行い、1フレーム間の差分信号成分FDを抽出する。2値量子化部11-1は、差分信号成分FDの信号レベルが設定値±Tha未満の場合は静止と判定して0、±Tha以上の場合は動きと判定して1の2値信号を出力する。静動ブロック判定部12は、ブロック単位で2値信号の1の有無を検出し、全て0の時は静止ブロックと判定して動き検出信号MD1に0、それ以外の時は動画ブロックと判定して1を出力する。2値量子化部11-2は、差分信号成分FDの信号レベルが0の場合は静止と判定して0、それ以外は動画と判定して1の動き検出信号MD2を出力する。

【0021】次に、ブロック単位動きベクトル探索部の

(7)

11

構成例について説明する。図3はブロック単位動きベクトル探索部5の第1構成例を示す図、図4はこの第1構成例におけるブロック単位動きベクトル探索のフローチャート、図5はブロックマッチング処理における代表点の配列例を示す図である。この第1構成例は、2重代表点ツリー探索処理を行うに好適なものである。

【0022】図3において、制御部15は、図4に示すステップ1として、動き検出信号MD1に従って、ブロックマッチング第1処理部13とブロックマッチング第2処理部14の動作を制御する。すなわち、動き検出信号MD1が0の静止ブロックでは、ステップ2の一形態として、動きベクトル探索の動作は行わず、ブロック単位動きベクトルBVに0を出力する。一方、動き検出信号MD1が1の動画ブロックでは、以下に述べる動きベクトル探索の動作を行う。

【0023】ブロックマッチング第1処理部13は、図4に示す第2ステップの探索処理を行う。すなわち、現フレームの信号S2と前フレームの信号S3の輝度信号成分を用いて、予め設定した複数個数の代表動きベクトル(図5に示すように原点近傍領域は密(例えば、代表点間隔が水平方向2画素、垂直方向2ライン)に、周縁部領域では粗(例えば、代表点間隔が水平方向4画素、垂直方向4ライン)となるような2重代表点配列)についてブロックマッチング処理で動き補正誤差を算出し、これが最少となるものを代表動きベクトルBVTに出力する。なお、この探索処理では、既探索の直前のブロックの動きベクトルも代表動きベクトルとして併用することもできる。

【0024】なお、探索領域に関しては、モーションジャダー妨害が検知される範囲、すなわち、動きの速度が1秒/画面幅、1秒/画面高程度までの範囲をカバーするように、図5に示す水平方向±MX画素、垂直方向±MYラインの領域に限定してもよい。また、テレビ画像はアスペクト比が4:3あるいは16:9の横長画像であるため、水平方向の探索領域を垂直領域の探索領域よりも広く設定することが適している。

【0025】ブロックマッチング第2処理部14は、図4に示す第3ステップの探索処理を行う。すなわち、現フレームの信号S2と前フレームの信号S3の輝度信号成分を用いて、代表動きベクトルBVTを起点として、x成分が±DXの範囲、y成分が±DYの範囲で定まる動きベクトルについてブロックマッチング処理で動き補正誤差を算出し、これが最少となるものをブロック単位動きベクトルBVに出力する。

【0026】この結果、ブロック単位動きベクトルの探索は、動画ブロックに限定でき、かつ、代表動きベクトルによる部分探索が可能のため、探索に要する信号処理の演算量を全探索に較べて1桁〜2桁程度低減できる。

【0027】図6はブロック単位動きベクトル探索部5の第2構成例を示す図、図7はこの第2構成例における

12

ブロック単位動きベクトル探索のフローチャート、図8は動きベクトル発生頻度の計測と探索モード設定の一例を示す図である。この第2構成例は、動きベクトル分布適応探索処理を行うに好適なものである。

【0028】図6に示すように第2構成例は、上述の第1構成例にベクトル分布計測部16を追加した構成で実現する。このベクトル分布計測部16は、動きベクトルの発生頻度を1フレーム期間で計測し、発生頻度の分布形態に応じて探索モード信号MODの設定を行う。これを図7のフローチャートを用いて説明する。すなわち、動き検出信号MD1が0の静止ブロックでは、動きベクトル探索の動作は行わず、ブロック単位動きベクトルBVに0を出力する。一方、動き検出信号MD1が1の動画ブロックでは、以下に述べる探索モード信号MODで定まる探索処理に従い、動きベクトル探索の動作を行う。

【0029】この探索モード信号MODの設定例を図8に示す。同図(a)は動きベクトル発生頻度を計測する領域を示し、図の横軸は動きベクトルのx方向成分の絶対値 $abs(v_x)$ 、縦軸はy方向成分の絶対値 $abs(v_y)$ である。そして、領域Aでは、 $0 < abs(v_x) \leq 4$ で $0 < abs(v_y) \leq 2$ の範囲、領域Bでは $0 < abs(v_x) \leq 8$ で $0 < abs(v_y) \leq 4$ のうち領域Aを除く範囲、領域Cでは $0 < abs(v_x) \leq 12$ で $0 < abs(v_y) \leq 6$ のうち領域AとBを除く範囲、領域Dでは $0 < abs(v_x) \leq 16$ で $0 < abs(v_y) \leq 8$ のうち領域AとBとCを除く範囲、領域Eでは $abs(v_x) > 16$ 又は $abs(v_y) > 8$ の範囲での動きベクトルの発生個数をそれぞれ1フレーム期間にわたり計測し、これをもとにその発生頻度を算出する。

【0030】同図(b)は、探索モードの設定条件および探索処理の特性例を示す。MOD1の探索モードは、領域Aの発生頻度が95%以上の場合で、ブロックマッチング第2処理部14で水平±4画素、垂直±2ラインの範囲を全探索してブロック単位の動きベクトルBVを検出する。MOD2の探索モードは、領域AとBの発生頻度の合計が95%以上の場合で、ブロックマッチング第2処理部14で水平±8画素、垂直±4ラインの範囲を全探索してブロック単位の動きベクトルBVを検出する。MOD3の探索モードは、領域AとBとCの発生頻度の合計が95%以上の場合で、ブロックマッチング第1処理部13では密領域からなる代表点動きベクトルで水平±12画素、垂直±6ラインの探索領域をブロックマッチング処理して参照動きベクトルBVTを検出する。ブロックマッチング第2処理部14ではBVTを起点に再探索処理を行い、ブロック単位の動きベクトルBVを検出する。

【0031】MOD4の探索モードは、領域AとBとCとDの発生頻度の合計が95%以上の場合で、ブロック

50

【0039】図12に示す第2構成例においては、補正
50 誤差算出部22及び制御部18における動作が第1の構

15

成例と異なる。同図において、補正誤差算出部22は、図13に示す信号処理フローチャートの第1ステップの処理を行う。すなわち、現フレームの信号S2と前フレームの信号S3の輝度信号成分に対し、ブロック単位動きベクトルBVによるブロック動き補正誤差PM（画素換算相当）とミニブロック動き補正誤差MBE（画素換算相当）を出力する。制御部18は、信号PM、MBEと動き検出信号MD2をもとに、図13の第2、第3ステップの信号処理に必要な制御信号PC1、PC2を生成する。まず、ブロック動き補正誤差PMの値に応じて閾値THの値をブロック毎に設定する。例えば、 $PM < 8$ では $TH = 16$ 、 $8 < PM \leq 12$ では $TH = 12$ 、 $12 < PM \leq 16$ では $TH = 8$ 、 $PM > 16$ では $TH = 4$ に設定する。そして、ミニブロック動き補正誤差MBEと閾値THを比較し、閾値を越えるミニブロックに対しては、第2ステップの閾値以上のミニブロック分割探索の信号処理、閾値未満のミニブロックに対しては第2ステップの閾値未満の信号処理を行うように制御信号を生成する。さらに、動き検出信号MD2が0か1かに応じて第3ステップの信号処理に必要な制御信号を生成する。なお、参照動きベクトル生成部19、補正誤差算出部20、画素動きベクトル設定部21は、第1の構成例と同様の動作を行うもので、説明は省略する。

【0040】図14は画素単位動きベクトル生成部6の第3構成例を示す図、図15は第3構成例における画素単位動きベクトル生成処理のフローチャートである。この第3の構成例は、Vエッジ適応探索処理を行うに好適なものである。

【0041】図14はVエッジ適応探索処理を第1構成例（図9）に適用した場合のブロック構成で、Vエッジ検出部23と制御部26の動作が第1構成例と異なる。同図においてVエッジ検出部23は、水平周波数の低域成分を通過域とするローパス特性のフィルタHLPF24と垂直周波数の高域成分を通過域とするハイパス特性のフィルタVHPF25との組み合わせで構成し、現フレームの信号S2の輝度信号成分より水平低域・垂直高域のVエッジ信号VEGを抽出する。制御部26は、ブロック単位動きベクトルBVによる動き補正誤差の値が閾値TH未満か以上かを示す信号PMBとVエッジ信号VEGと動き検出信号MD2をもとに、図15の第2、第3ステップの信号処理に必要な制御信号PC1、PC2を生成する。

【0042】そして、図15に示すように、第2ステップの閾値以上の時のミニブロック分割探索の信号処理を異にする。すなわち、Vエッジ領域を含むミニブロックでは、ミニブロック（水平MBX、垂直MBY）に対して、これを内包する水平MBX+4、垂直MBYでの算出領域で動き補正誤差を算出し、この値が最小な参照ベクトルで画素単位の動きベクトルPVを生成する。また、同一のVエッジ領域に含まれる画素に対しては、動

(9)

16

きベクトルの修正処理を行う。すなわち、これら画素の動きベクトルを平滑化処理（例えば平均化）で修正し、この修正した動きベクトルをVエッジ領域の画素に割り当てる。

【0043】一方、Vエッジ領域以外のノーマル領域では、第1の構成例と同一の動作を行う。なお、ここに述べたVエッジ適応探索処理は、第2の構成例（図12）に適用することもできる。以上に述べた如く、動きベクトル探索部は、上述のブロック単位動きベクトル探索部と、画素単位動きベクトル生成部との組み合わせで種々の構成が可能である。

【0044】さて、後述する動き補正信号処理部でフレーム単位の動き補正処理を行う場合に好適な動きベクトル探索部の構成例について、次に説明する。図16は動きベクトル探索部の第2構成例を示す図、図17はこの第2構成例における動きベクトル探索のフローチャートである。

【0045】図16において、ブロックマッチング第1処理部13、ブロックマッチング第2処理部14、ベクトル分布計測部16は前述のブロック単位動きベクトル探索部の第2の構成例（図6）と同一の機能、動作を行う。すなわち、図17に示すように、動画ブロックに対しては探索モード信号MOD1～MOD5による探索処理（図8参照）でブロック単位の動きベクトルBVの検出を行う。また、静止ブロックに対しては動きベクトルBVに0を設定する。なお、ベクトル分布計測部16は、図8に示す領域Eの発生頻度が設定値（例えば10%）を越える時はミニブロック分割探索モード信号MBFGに0、設定値未満の時は1を出力する。

【0046】また、補正誤差算出部17、ミニブロック分割探索部27は、前述の画素単位動きベクトル生成部の第1～第3の構成例と同様に構成する。そして、モード信号MBFGが1の時は、前述した第1～第3の構成例と同様なミニブロック分割探索の信号処理を行い、画素単位の動きベクトルPVを生成する。一方、モード信号MBFGが0の時は、後段の動き補正信号処理部では動き補正フレーム内挿処理を行わないため、画素単位の動きベクトルは不要であり、ミニブロック分割探索の信号処理を中止する。なお、モーションジャダー妨害が目立ちやすい画像（動き補正フレーム内挿処理が必須な画像）は番組全体の1割程度であるため、ミニブロック分割探索処理に要する演算量は、前述の第1～第3の構成例に較べ、更に1桁程度低減することができる。また、制御部281は、上述の信号処理の動作に必要な制御信号類を生成するものである。

【0047】以上で、動きベクトル探索部の説明を終え、次に、動き補正信号処理部7の動き補正内挿フレーム生成部8の構成について説明する。図18は動き補正内挿フレーム生成部8の第1構成例を示す図、図19はMCベクトル生成部28及び動き補正信号生成部30、

(10)

17

31の動作を説明するための図である。この第1構成例は、予測誤差適応動き補正処理を行うに好適なものである。

【0048】MCベクトル生成部28は、画素単位動きベクトルPVより動き補正処理に必要な動き補正ベクトルVctとVprを生成する。フレーム周波数が50Hzの信号をフレーム周波数が60Hzの信号にフレーム数変換する場合を例に、この動作概略を図19(a)～(c)に示す。フレーム周波数50Hzの順次走査のフレーム順の1から5の信号に対し、同図(a)に示すよ

$$Vpr = PV * ka / (ka + kb)$$

$$Vct = -PV * kb / (ka + kb) \dots \dots \dots (数2)$$

【0050】従って、フレーム順2の内挿フレームは、 $Vpr = PV * 5 / 6$ 、 $Vct = -PV * 1 / 6$ ($ka = 5$ 、 $kb = 1$)、3のものは、 $Vpr = PV * 4 / 6$ 、 $Vct = -PV * 2 / 6$ ($ka = 4$ 、 $kb = 2$)…の如く、時間方向での位置ずれがない動き補正ベクトルを生成する。

【0051】動き補正信号生成部30では、現フレームの信号S2と動き補正ベクトルVctで動き補正信号Sctを生成する。また、動き補正信号生成部31は、前フレームの信号S3と動き補正ベクトルVprで動き補正信号Sprを生成する。この動作概略を図19(c)に示す。内挿フレームの点A(x, y)の信号は、前フ※

$$Spr = S3(x + Vprx, y + Vpry)$$

$$Sct = S2(x - Vctx, y - Vcty) \dots \dots \dots (数3)$$

【0053】この信号処理は、動き補正信号生成部に内蔵のメモリ回路の読み出し動作を制御することで実現する。すなわち、メモリ読み出しのアドレスを補正補間動きベクトルVpr、Vctに相当する位置だけずらしたアドレスを生成し、このアドレスで点A'、A"に対応した画素の信号を読み出す。

【0054】加算部32は、両者の動き補正信号SprとSctとの加算平均を行い、その出力に図19(b)に示したフレーム順2, 3, …, 6の動き補正内挿フレームの信号Smを得る。減算部33は、動き補正信号SctとSprとの減算を行い、差分信号成分MCEを検出する。動き補正ベクトルが正確な場合は、動き補正信号SctとSprは同じ値をとるので信号MCEは0になる。しかしながら、動き補正ベクトルが不正確な場合は、動き補正信号SctとSprとで異なる値になり、信号MCEは零以外の値を持つ。補正誤差算出部29は、ミニブロック単位の動き補正誤差(画素換算相当)を算出し、この値を信号MBEに出力する。

【0055】判定部34は、信号MBEの値の大小に応じて閾値THの値を適応的に設定する。例えば、 $MBE \leq 8$ では $TH = 40$ 、 $8 < MBE \leq 16$ では $TH = 32$ 、 $16 < MBE \leq 24$ では $TH = 24$ 、 $24 < MBE$ では $TH = 16$ に設定する。そして、信号MCEが閾値未満の時は0、閾値以上の時は1を制御信号CTに

18

※うに、動き補正の信号処理で内挿フレームの信号を生成し、フレーム順1から6のフレーム周波数が60Hzの順次走査の信号に変換する。この際、動き補正ベクトルは、内挿するフレーム位置と合致させる必要がある。そこで、同図(b)に示す様に、画素単位の動きベクトルPVに係数加重する係数値ka、kbをフレーム順に逐次変化させ、(数2)に示す演算で動き補正ベクトルVprとVctを生成する。

【0049】

【数2】

※レームの信号S3では、点A(x, y)を動き補正ベクトルVpr(水平方向成分Vprx, 垂直方向成分Vpry)で移動させた点A'(x1, y1) = (x + Vprx, y + Vpry)の位置の信号、現フレームの信号S2では点A(x, y)を動き補正ベクトルVct(水平方向成分Vctx, 垂直方向成分Vcty)で移動させた点A"(x2, y2) = (x - Vctx, y - Vcty)の位置の信号に対応する。従って、動き補正信号SprとSctは、以下に示す(数3)で生成する。

【0052】

【数3】

出力する。

【0056】選択部35は、制御信号CTが0の時は動き補正内挿フレームの信号Sm、制御信号CTが1の時は現フレームの信号S2と前フレームの信号S3のうちで動き補正内挿フレームと時間的な距離の近い信号を選択し、内挿フレームの信号SMCを出力する。この操作で、動きベクトルの不正確さに起因する孤立点的な劣化や動画エッジ周縁部の劣化などの動き補正に固有な画質劣化を大幅に抑圧することができ、高画質化が達成できる。

【0057】図20は動き補正内挿フレーム生成部8の第2構成例を示す図で、動き速度適応動き補正処理を行うに好適なものである。この第2構成例は、第1の構成例(図18)にベクトル分布計測部36を追加した構成で実現する。ベクトル分布計測部36では、画素単位の動きベクトルPVのうち図8(a)に示した領域Eに相当する動きベクトルの1フレーム期間での発生頻度を計測し、これが設定値(例えば10%以上)を越える場合は動き補正モード信号MCFGに0、設定値未満の場合は1を出力する。判定部34は、動き補正モード信号MCFGが0の時は、選択部35で該当する1フレーム期間は現フレームの信号S2を選択制御する制御信号CTを出力する。一方、動き補正モード信号MCFGが1の時は、第1の構成例と同様の動作を行い、信号MCEが

(11)

19

信号MBEで定まる閾値以上では1、未満では0の制御信号CTを出力する。

【0058】なお、本構成では、ベクトル分布計測部36を省略し、代わりに、前述した図16の動きベクトル探索部におけるミニブロック分割探索モード信号MBFGを動き補正モード信号として使用する構成で実現することも可能である。以上に述べた如く、本発明の第1の実施例によれば、動きベクトル探索、生成の信号処理に要する演算量が少なく、かつ、動き補正処理に起因する画質劣化の少ない画像信号の動き補正フレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0059】次に、本発明の第2の実施例について、図21～図22を用いて説明する。図21は本実施例のブロック構成図で、先の第1の実施例(図1)の動き補正信号処理部のメモリ部9を省略し、代わりにフレームレートアップ部37をIP変換部1と1フレーム遅延部2との間に配置して構成する。IP変換部1で飛び越し順次の走査変換した順次走査の信号系列S2は、フレームレートアップ部37でコマ繰り返し処理でフレーム数変換を行い、例えば、フレーム周波数50Hzの信号系列S2をフレーム周波数60Hzの信号系列S5に変換する。

【0060】この動作概略を図22に示す。S2(50Hz)フレーム順1, 2, 3, 4, 5, 1, 2, …の信号系列に対し、このフレーム順1のフレームを2度繰り返して、S5(60Hz)のフレーム順1, 1, 2, 3, 4, 5, 1, 1, 2, …の信号系列に変換する。そして、このS5を現フレームの信号系列、これを1フレーム遅延部2で1フレーム期間遅延させた信号S6を前フレームの信号系列として、動きベクトル探索部3と動き補正信号処理部7で第1の実施例と同様の信号処理を行う。従って、現フレームと前フレームの信号系列が同一フレーム順1の場合は静止画像となり、フレームの全ての動きベクトルが0の処理が行われ、出力の信号系列S4(60Hz)はフレーム順1の信号を得る。一方、現フレームと前フレームの信号系列が異なるフレーム順の時、出力の信号系列S4は動き補正処理で生成した信号系列(図中にMCで表示)を得る。

【0061】本発明の第2の実施例によれば、第1の実施例と同様、動きベクトル探索、生成の信号処理に要する演算量が少なく、かつ、動き補正処理に起因する画質劣化の少ない画像信号の動き補正フレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0062】次に、本発明の第3の実施例について、図23～25を用いて説明する。なお、本実施例は、動きベクトル探索において変換ベクトル探索処理を行うに好適なものである。図23は本実施例のブロック構成図であり、ブロック単位動きベクトル探索部38の構成、動

20

作のみが先の第1の実施例(図1)と異なる。図24は、この構成を示す図である。図24において、Pベクトル変換部39、Bベクトル変換部40は、画像符号化で使用する動きベクトル情報MVのベクトル変換処理を行い、それぞれ1フレーム当たりの変換ベクトルMV_pとMV_bを生成する。

【0063】図25はこの動作概略を示す図である。画像符号化、特に、国際標準のMPEGビデオ符号化では、同図(a)に示すように、画像信号シーケンスをIピクチャ、Pピクチャ、Bピクチャに分け、Iピクチャではフレーム内DCT(離散コサイン変換)符号化、Pピクチャでは一方向MC符号化+DCT符号化、Bピクチャでは双方向MC符号化+DCT符号化を行う。同図(b)は、Pピクチャの符号化に使用する動きベクトルPV1, PV2, …を示す。この動きベクトルは画像信号シーケンスのPピクチャ間のnフレーム(図ではn=3)での動きベクトルに相当する。従って、Pベクトル変換部39では、この動きベクトルを1/n(図では1/3)に変換したPV1/3, PV2/3, …で変換ベクトルMV_pを生成する。同図(c)はBピクチャの符号化に使用する動きベクトルBV11, BV12, BV21, BV22…を示す。このうち、BV11, BV21, BV31, …は1フレーム間の動きベクトルに相当している。従って、Bベクトル変換部40では、これらの動きベクトルで変換動きベクトルMV_bを生成する。

【0064】図24に戻り、判定部41では、動き検出信号MD1が1の動画ブロックに対し、変換ベクトルMV_p, MV_bによるブロック単位の動き補正誤差を算出し、値の小さいものを代表動きベクトルBVTに出力する。ブロックマッチング第2処理部14は、代表動きベクトルBVTを起点とする再探索処理を行い、ブロック単位の動きベクトルBVを検出する。なお、静止ブロックに対しては、BVに0を出力する。制御部42は、これらの動作に必要な制御信号類を生成する。本発明の第3の実施例によれば、第1、第2の実施例に較べて、動きベクトル探索、生成の信号処理に要する演算量が更に少ない画像信号の動き補正フレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0065】次に、本発明の第4の実施例を図26のブロック構成図に示す。本実施例は、先の第3の実施例(図23)の動き補正信号処理部のメモリ部9を省略し、代わりに第2の実施例(図21)に示したフレームレートアップ部37をIP変換部1と1フレーム遅延部2との間に配置して構成する。なお、この動作は前述の第1～第3の実施例から容易に理解できるため説明は省略する。本発明の第4の実施例によれば、第3の実施例と同様、動きベクトル探索、生成の信号処理に要する演算量が更に少ない画像信号の動き補正フレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著

(12)

21

な効果を得ることができる。

【0066】次に、本発明の第5の実施例を図27～図28を用いて説明する。本実施例は、シーンチェンジの領域で動きベクトル探索や動き補正フレーム内挿の信号処理を中止する動作を行うに好適なものである。図27はこのブロック構成図であり、第1の実施例(図1)の構成にシーンチェンジ検出部391を追加して実現する。

【0067】シーンチェンジ検出部391は、1フレーム期間でのフレーム間差分信号成分の発生形態をもとにシーンチェンジの発生したフレームを検出する動作を行う。この一構成例を図28に示す。減算部401は、現フレームの信号S2と前フレームの信号S3の輝度信号成分の減算演算を行い、1フレーム間の差分成分FDを抽出する。一般に、シーンチェンジの領域では、画像の内容が切り替わるため、差分成分FDの信号レベルは比較的大きな値を持つ。そこで、2値量子化部411は比較的高いレベルの閾値 $\pm Thb$ で信号FDを画素毎に2値量子化する。そして、閾値 $\pm Thb$ 未満の画素は0、閾値を越える画素は1を信号QSに出力する。1フレーム累積部421は、信号QSが1のものの画素の数を1フレーム期間で計測し、1フレーム期間の累積値AQを出力する。判定部431は、累積値AQの値が全画面の半分以上の画素数で、かつ、その発生が1フレーム期間に限られる場合をシーンチェンジの発生したフレームと判定する。この理由は、画面全体が一様な速度で動く水平パンや上下パンの動きを誤ってシーンチェンジと検出する誤動作を避けるためである。そして、信号SCFGにシーンチェンジの発生したフレームでは1、それ以外のフレームでは0を出力する。

【0068】図27に戻り、動きベクトル探索部3と動き補正信号処理部7は、信号SCFGが1のシーンチェンジが発生したフレームでは、動きベクトル探索や動き補正フレーム内挿の信号処理を中止する。そして、このフレームでは現フレームの信号S2を信号系列S4に出力する。一方、信号SCFGが0のフレームでは、動きベクトル探索部3と動き補正信号処理部7は、第1の実施例と同一の信号処理の動作を行い、信号系列S4では動き補正フレーム内挿処理でフレーム数を変換した信号系列を得る。本発明の第5の実施例によれば、シーンチェンジ領域における動きベクトル探索や生成のための膨大な演算量の発生が回避でき、第1の実施例に較べて、動きベクトル探索、生成の信号処理に要する演算量が更に少ない画像信号の動き補正フレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0069】次に、本発明の第6～第8の実施例を図29～図31の図面で説明する。これらは、いずれもシーンチェンジの領域では動きベクトル探索や動き補正フレーム内挿の信号処理を中止する動作を行うに好適なもの

22

である。図29は第6の実施例のブロック構成例図で、第2の実施例(図21)の構成にシーンチェンジ検出部391を追加して実現したものである。図30は第7の実施例のブロック構成例図で、これは第3の実施例(図23)の構成にシーンチェンジ検出部391を追加して実現したものである。また、図31は第8の実施例のブロック構成例図で、これは第4の実施例(図26)の構成にシーンチェンジ検出部391を追加して実現したものである。なお、これら実施例における動作はこれまでの説明で容易に理解できるため、説明は省略する。本発明の第6～第8の実施例によれば、第5の実施例と同様、動きベクトル探索、生成の信号処理に要する演算量が更に少ない画像信号の動き補正フレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0070】本発明の第9の実施例について、図32～図37を用いて説明する。図32は、本実施例のブロック構成図である。同図に示すように、先の第1の実施例(図1)では、IP変換部を、動きベクトル探索部の前段に配置して構成するのに対して、本実施例では、その後段に配置して構成する。1フレーム遅延部2は、飛び越し走査の入力画像信号S1(輝度信号成分と色差信号成分)から、これを1フレーム期間遅延させた信号S20を生成する。この信号S1及びS20は、動きベクトル探索部3と動き補正信号処理部7に供給される。

【0071】動きベクトル探索部3は、動き検出部4、ブロック単位動きベクトル探索部5、画素単位動きベクトル生成部6で構成する。動き検出部4は、現フレームの信号系列S1と、前フレームの信号系列S20の輝度信号成分との減算処理で1フレーム間の差分信号を抽出し、これを2値量子化して動き検出信号MD1、MD2を出力する。この構成及び動作は、先に説明した第1の実施例の動き検出部(図2)と同様である。但し同図及びその説明において、S2をS1、S3をS20と読み替えるものとする。

【0072】ブロック単位動きベクトル探索部5は、ブロック単位(例えば16画素x16ラインあるいは8画素x8ライン)で動きベクトルを検出する。すなわち、動き検出信号MD1が0のブロックは静止ブロックと判定し、ブロック単位動きベクトルBVに0を出力する。一方、MD1が1のブロックは動画ブロックと判定し、信号S1とS20の輝度信号成分に対して、前述した2重代表点ツリー探索処理あるいは動きベクトル分布適応探索処理を行い、ブロック単位動きベクトルBVを検出する。この構成及び動作は、先に説明した第1の実施例のブロック単位動きベクトル探索部(図3～図8)と同様である。但し同図及びその説明において、S2をS1、S3をS20とそれぞれ読み替えるものとする。

【0073】画素単位動きベクトル生成部6は、ミニブロック分割探索処理で画素単位動きベクトルPVを生成

(13)

23

する。すなわち、前述したブロック予測誤差適応探索処理、ブロックミニブロック予測誤差適応探索処理あるいはVエッジ適応探索処理でミニブロック単位（例えば2画素×2ライン）で画素単位動きベクトルPVを検出する。また、動き検出信号MD2が0の画素は静止画素と判定してPVに0を割り当てる。この構成及び動作は、先に説明した第1の実施例の画素単位動きベクトル生成部（図9～図15）と同様である。但し同図及びその説明において、S2をS1、S3をS20とそれぞれ読み替えるものとする。

【0074】また、後述する動き補正信号処理部でフレーム単位の動き補正処理を行う場合に好適な動きベクトル探索部の構成及び動作についても、先に説明した第1の実施例の動きベクトル探索部（図16～図17）と同様である。但し同図及びその説明において、S2をS1、S3をS20とそれぞれ読み替えるものとする。

【0075】動き補正信号処理部7は、IP変換部71とMCフレーム数変換部72で構成する。IP変換部71は、動きベクトルPVと1フレーム間差分信号成分の大小に応じて動き適応処理の飛び越し順次の走査変換を行い、順次走査の信号系列S30を生成する。この具体的な構成については後述する。MCフレーム数変換部72は、画素単位動きベクトルPVをもとに動き補正ベクトルを作り、順次走査の信号系列S30の画像の位置をこの動き補正ベクトルで移動させた信号で内挿フレームの信号系列を生成し、この出力に動き補正フレーム数変換処理でフレーム周波数をアップした順次走査の画像信号系列S4（輝度信号成分と色差信号成分）を得る。この具体的な構成についても後述する。以上で全体ブロック構成図の説明を終え、以下、本実施例における動き補正信号処理部7の構成について詳述する。

【0076】図33は、IP変換部71の一構成例で、動きベクトルを利用した動き適応処理の飛び越し順次の走査変換を行うに好適なものである。この構成を同図(a)に示す。MA補間部78は走査変換に必要な補間走査線の信号を生成する。このうち、動画補間信号生成部79は、フィールド内処理（例えば、上下の走査線の信号の平均値）を行い、動画に適した補間走査線信号SMを生成する。また、静止補間信号生成部80は、フィールド間処理（例えば、前フレームの走査線の信号）を行い、静止画に適した補間走査線信号SSを生成する。係数加重部81-1は動き係数k、81-2は1-kを加重し、加算部82で両者の信号を加算して、補間走査線の信号を生成する。

【0077】動き係数生成部83は、同図(b)に示すように、1フレーム間の輝度信号差分成分の絶対値 $|S1-S20|$ と、動きベクトルPVのスカラ値 $|PV|$ の値の大小に応じて、動き係数の係数値kを設定する。すなわち、スカラ値 $|PV|$ が小から大となるに従い、傾斜が漸次きつくなる特性の直線で係数値kを設

24

定する。従って、 $|S1-S20|$ が同一の値でも、動きの速度に比例してkの値も大きく設定でき、従来技術に較べて、画像の動きにより整合した動き適応信号処理が可能になる。倍速変換部84は、生成した補間走査線信号とS1との時間軸の1/2圧縮と時系列多重の信号処理を行い、順次走査の信号系列S30を出力する。

【0078】次に、このMCフレーム数変換部72について、図34～図37を用いて説明する。図34は、第1の構成例で、予測誤差適応動き補正処理を行うに好適なものである。図34の構成例において、1フレームメモリ部85は、順次走査の現フレームの信号系列S30を1フレーム期間遅延させた前フレームの信号系列S3Pを生成する。MCベクトル生成部86は、飛び越し走査系列で検出した画素単位動きベクトルPVより動き補正処理に必要な動き補正ベクトルVctとVprを生成する。そして、動き補正信号生成部87では、現フレームの信号S30と動き補正ベクトルVctで動き補正信号Sctを生成する。また、動き補正信号生成部88は、前フレームの信号S3Pと動き補正ベクトルVprで動き補正信号Sprを生成する。

【0079】これらの動作概略は、先の図19(a)～(c)で説明したとおりである。但し、同図及びその説明において、PVをPV'と読み替えるものとする。ここでPV'は、順次走査系列での画素単位の動きベクトルで、飛び越し走査系列で検出した動きベクトルPVとは $PV' = PV/2$ の関係が成立する。従って、フレーム順2の内挿フレームは、 $Vpr = PV' * 5/6$ ($PV * 5/12$)、 $Vct = -PV' * 1/6$ ($-PV * 1/12$) ($ka=5, kb=1$)、フレーム順3のものは、 $Vpr = PV' * 4/6$ ($PV * 4/12$)、 $Vct = -PV' * 2/6$ ($-PV * 2/12$) ($ka=4, kb=2$)…の如く、時間方向での位置ずれがない動き補正ベクトルを生成する。

【0080】加算部89は、両者の動き補正信号SprとSctとの加算平均を行い、フレーム順2, 3, …, 6の動き補正内挿フレームの信号Smcを得る。減算部90は、動き補正信号SctとSprとの減算を行い、差分信号成分MCEを検出する。動き補正ベクトルが正確な場合は、動き補正信号SctとSprは同じ値をとるので信号MCEは0になる。しかしながら、動き補正ベクトルが不正確な場合は、動き補正信号SctとSprとで異なる値になり、信号MCEは零以外の値を持つ。補正誤差算出部91は、ミニブロック単位の動き補正誤差（画素換算相当）を算出し、この値を信号MBEに出力する。

【0081】判定部92は、信号MBEの値の大小に応じて閾値THの値を適応的に設定する。例えば、 $MBE \leq 8$ では $TH=40$ 、 $8 < MBE \leq 16$ では $TH=32$ 、 $16 < MBE \leq 24$ では $TH=24$ 、 $24 < MBE$ では $TH=16$ に設定する。そして、信号MCEが

(14)

25

閾値未満の時は0、閾値以上の時は1を制御信号SLに出力する。

【0082】選択部93は、制御信号SLが0の時は動き補正内挿フレームの信号Smc、制御信号SLが1の時は現フレームの信号S30と前フレームの信号S3Pのうちで動き補正内挿フレームと時間的な距離の近い信号を選択し、内挿フレームの信号S50を出力する。この操作で、動きベクトルの不正確さに起因する孤立的な劣化や動画エッジ周縁部の劣化などの動き補正に固有な画質劣化を大幅に抑圧することができ、高画質化が達成できる。メモリ部94は、以下の書き込み、読み出し動作を行い、フレーム数変換した信号系列S4を得る。書き込み動作では、現フレームの信号S30のフレーム順1の信号と、信号S50のフレーム順2〜6の信号を書き込む。一方、読み出し動作ではフレーム順1から6の信号を順次読み出す。

【0083】図35は、この第2の構成例のブロック構成図で、動き速度適応動き補正処理を行うに好適なものである。これは第1の構成例(図34)にベクトル分布計測部95を追加した構成で実現する。ベクトル分布計測部95では、画素単位の動きベクトルPVのうち、先の図8(a)に示した領域Eに相当する動きベクトルの1フレーム期間での発生頻度を計測し、これが設定値(例えば10%以上)を越える場合は動き補正モード信号MCFGに0、設定値未満の場合は1を出力する。

【0084】判定部92は、動き補正モード信号MCFGが0の時は、選択部93で該当する1フレーム期間では現フレームの信号S30を選択制御する制御信号SLを出力する。一方、動き補正モード信号MCFGが1の時は、第1の構成例と同様の動作を行い、信号MCEが信号MBEで定まる閾値以上では1、未満では0の制御信号SLを出力する。なお、本構成では、ベクトル分布計測部95を省略し、代わりに、前述した図16の動きベクトル探索部におけるミニブロック分割探索モード信号MBFGを動き補正モード信号として使用する構成で実現することも可能である。

【0085】図36は、この第3の構成例で、図34の第1の構成例の最終段のメモリ部94を省略し、代わりにフレームレートアップ部97を先頭に配置した形態で実現する。フレームレートアップ部97は、コマ繰り返し処理でフレーム数変換を行い、例えば、フレーム周波数50Hzの順次走査の信号系列S30をフレーム周波数60Hzの信号系列S10に変換する。このS10を現フレームの信号系列、これを1フレーム遅延部35で1フレーム期間遅延させた信号S10Pを前フレームの信号系列として、以降、第1の構成例と同様の信号処理を行う。

【0086】この動作概略は、先の図22で説明したとおりである。但し、同図及びその説明において、S2をS30、S5をS10、S6をS10Pとそれぞれ読み

26

替えるものとする。従って、現フレームと前フレームの信号系列が同一フレーム順1の場合は静止画像となり、フレームの全ての動きベクトルが0の処理が行われ、出力の信号系列S4(60Hz)はフレーム順1の信号を得る。一方、現フレームと前フレームの信号系列が異なるフレーム順の時は、出力の信号系列S4は動き補正処理で生成した信号系列(図22中にMCで表示)を得る。

【0087】図37は、この第4の構成例で、図35の第2の構成例の最終段のメモリ部94を省略し、代わりにフレームレートアップ部97を先頭に配置した形態で実現する。この動作に関しては、上述の構成例と同様のため、説明は省略する。本発明の第9の実施例によれば、動きベクトル探索、生成の信号処理に要する演算量が少なく、かつ、動き補正処理に起因する画質劣化の少ない画像信号のフレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0088】本発明の第10の実施例について、図38を用いて説明する。本実施例は、動きベクトル探索において変換ベクトル探索処理を行うに好適なものである。同図はこのブロック構成例を示す図であり、ブロック単位動きベクトル探索部98の構成、動作のみが先の第9の実施例(図32)と異なる。このブロック単位動きベクトル探索部98の構成と動作は、先の図24〜図25で説明したとおりである。但し同図及びその説明において、S2をS1、S3をS20とそれぞれ読み替えるものとする。本発明の第10の実施例によれば、動きベクトル探索、生成の信号処理に要する演算量が更に少ない画像信号のフレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0089】本発明の第11の実施例を図39を用いて説明する。これは、シーンチェンジの領域では動きベクトル探索や動き補正フレーム内挿の信号処理を中止する動作を行うに好適なものである。同図はこのブロック構成例を示す図で、第9の実施例(図32)の構成にシーンチェンジ検出部99を追加して実現する。シーンチェンジ検出部99では、1フレーム期間でのフレーム間差分信号成分の発生形態をもとにシーンチェンジの発生したフレームを検出する動作を行う。この構成と動作は、先の図28で説明したとおりである。但し同図及びその説明において、S2をS1、S3をS20とそれぞれ読み替えるものとする。

【0090】図39に戻り、動きベクトル探索部3と動き補正信号処理部7は、信号SCFGが1のシーンチェンジが発生したフレームでは、動きベクトル探索や動き補正フレーム内挿の信号処理を中止する。一方、信号SCFGが0のフレームでは、動きベクトル探索部3と動き補正信号処理部7は、第1の実施例と同一の信号処理

(15)

27

の動作を行い、信号系列S4に動き補正フレーム内挿処理でフレーム数を変換した信号系列を得る。本発明の第11の実施例によれば、シーンチェンジ領域における動きベクトル探索や生成のための膨大な演算量の発生が回避でき、第9の実施例に較べて、動きベクトル探索、生成の信号処理に要する演算量が更に少ない画像信号のフレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0091】本発明の第12の実施例を図40を用いて説明する。これは、第10の実施例(図38)の構成にシーンチェンジ検出部99を追加して実現したものである。この動作は、上述の実施例の説明で容易に理解できるので説明は省略する。そして、第11の実施例と同様、動きベクトル探索、生成の信号処理に要する演算量が更に少ない画像信号のフレーム数変換装置が実現できる。そして、高画質化、低コスト化に顕著な効果を得ることができる。

【0092】次に、本発明のフレーム数変換装置をテレビジョン受像機に適用した実施例について、図41～図44の図面を用いて説明する。

【0093】図41は、この第1の実施例のブロック構成例で、画像を順次走査の形態で表示するに好適なものである。図において、チューナー部44は、地上放送信号TVをベースバンド帯域のテレビジョン信号に復調する。BSチューナー部45は、衛星放送信号BSをベースバンド帯域のテレビジョン信号に復調する。デコーダ部46は、アナログ方式のテレビジョン信号の所定の復調処理を行い、輝度信号と色差信号を復調する。IRD部47は、デジタル方式のテレビジョン信号の所定の復号化処理を行い、輝度信号と色差信号を復調する。外部入力信号Exには、VCR等のパッケージメディアやPC画像などの輝度信号と色差信号を入力する。スイッチ部48は、制御部54の制御信号で指定する信号系列の選択を行う。

【0094】IP変換部49は、飛び越し走査の信号系列に対しては、例えば動き適応の走査変換の信号処理を行い、順次走査の信号系列に変換する。MCフレーム数変換部50は、本発明のフレーム数変換装置に相当し、動き補正フレーム内挿処理でフレーム周波数をアップした信号系列を生成する。例えば、PAL方式のフレーム周波数50Hzの信号の50Hz→60Hz変換では、前述の実施例と同様にフレーム順1～5の入力信号系列からフレーム順1～6(2～6は動き補正フレーム内挿処理で生成)の信号系列を生成する。また、50Hz→75Hz変換では、フレーム順1～2の入力信号系列からフレーム順1～3(2～3は動き補正フレーム内挿処理で生成)の信号系列を生成する。あるいは、50Hz→100Hz変換では、フレーム順1の入力信号系列からフレーム順1～2(2は動き補正フレーム内挿処理で生成)の信号系列を生成する。

28

【0095】スケーリング処理部51は、画像サイズの拡大/縮小、アスペクト比の変換、走査線数の変換などの信号処理を行う。画質改善部52は、鮮鋭度改善や輝度階調補正などの画質改善信号処理と色空間変換による3原色信号への変換を行う。順次表示部53は、フレーム周波数が60Hz、又は75Hzか100Hzの順次走査の形態で画像表示を行う。

【0096】リモコン受信部55は、ユーザがリモコン端子で操作する各種ユーザ情報(チャンネル選択、表示モードなど)を受信する。制御部54は、この受信した各種ユーザ情報に応じて、各部の動作に必要な制御信号類(図面には明示せず)を生成し、被制御部58に出力する。

【0097】図42は、この第2の実施例のブロック構成例で、画像を飛び越し走査の形態で表示するに好適なものである。これは、上述した図41の構成にPI変換部56を追加し、インターレース表示部57で飛び越し走査の形態の画像を表示する。PI変換部56は、順次走査の信号系列の走査線の2:1の間引き処理を行い、飛び越し走査の信号系列に変換する信号処理を行う。また、インターレース表示部57は、フィールド周波数が60Hz、又は75Hzか100Hzの飛び越し走査の形態で画像表示を行う。なお、この他のブロックは図41のものと同一の動作を行うので、説明は省略する。

【0098】図43は、この第3の実施例のブロック構成例で、画像を順次走査の形態で表示するに好適なものである。これは、上述した図41のIP変換部41及びMCフレーム数変換部50に代えて、動き補正フレーム数変換部63を設けたものである。この動き補正フレーム数変換部63は、本発明のフレーム数変換装置に相当し、動き補正フレーム内挿処理でフレーム周波数をアップした順次走査の信号系列を生成する。例えば、PAL方式のフレーム周波数50Hzの信号の50Hz→60Hz変換では、前述の実施例と同様にフレーム順1～5の入力信号系列からフレーム順1～6(2～6は動き補正フレーム内挿処理で生成)の信号系列を生成する。また、50Hz→75Hz変換では、フレーム順1～2の入力信号系列からフレーム順1～3(2～3は動き補正フレーム内挿処理で生成)の信号系列を生成する。あるいは、50Hz→100Hz変換では、フレーム順1の入力信号系列からフレーム順1～2(2は動き補正フレーム内挿処理で生成)の信号系列を生成する。なお、この他のブロックは図41のものと同一の動作を行うので、説明は省略する。

【0099】図44は、この第4の実施例のブロック構成例で、画像を飛び越し走査の形態で表示するに好適なものである。これは、上述した図43の構成にPI変換部56を追加し、インターレース表示部57で飛び越し走査の形態の画像を表示する。このPI変換部56及びインターレース表示部57は、図42の第2の実施例で

(16)

29

説明したものと同一ものである。この他のブロックは図43のものと同一の動作を行うので、説明は省略する。これらのテレビジョン受像機の実施例によれば、マルチソース対応の高画質な装置を低コストで実現することができる。

【0100】以上で実施の形態の説明を終了するが、本発明は、PAL-NTSCテレビジョン信号の方式変換、PAL50Hz-60Hz/75Hz/100Hz変換、フィルム画像（フレーム周波数24Hz/30Hz）-60Hz変換、テレビジョン信号-パソコン画像信号変換など、各種のフレーム数変換装置に適用し、高画質化・低コスト化に顕著な効果を有する。

【0101】このように本発明では、動き補正に必要な動きベクトル探索に要する信号処理の演算量や回路規模が小さく、また、動き補正に固有な画質劣化を抑圧した動き補正フレーム変換装置が実現できる。このため、各種のフレーム数変換装置の高画質化・低コスト化に顕著な効果が得られる。また、本発明をテレビジョン受像機に適用して、マルチソース対応の高画質で低コストの受像機を実現することができる。また、受像機が多機能化にも顕著な効果がある。

【0102】

【発明の効果】本発明によれば、高画質でしかも回路規模の小さい画像信号のフレーム数変換方法および装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例のブロック構成図である。

【図2】動き検出部の一構成例を示す図である。

【図3】ブロック単位動きベクトル探索部の第1構成例を示す図である。

【図4】第1構成例のブロック単位動きベクトル探索のフローチャートである。

【図5】ブロックマッチング第1処理における代表点の配列図である。

【図6】ブロック単位動きベクトル探索部の第2構成例を示す図である。

【図7】第2構成例のブロック単位動きベクトル探索のフローチャートである。

【図8】(a)は動きベクトル発生頻度の計測の一例を、(b)は探索モード設定の一例をそれぞれ示す図である。

【図9】画素単位動きベクトル生成部の第1構成例を示す図である。

【図10】第1構成例の画素単位動きベクトル生成処理のフローチャートである。

【図11】画素単位動きベクトル生成の動作概略を示す図である。

【図12】画素単位動きベクトル生成部の第2構成例を示す図である。

30

【図13】第2構成例の画素単位動きベクトル生成処理のフローチャートである。

【図14】画素単位動きベクトル生成部の第3構成例を示す図である。

【図15】第3構成例の画素単位動きベクトル生成処理のフローチャートである。

【図16】動きベクトル探索部の他の構成例を示す図である。

【図17】動きベクトル探索の信号処理フローチャートである。

【図18】動き補正内挿フレーム生成部の第1構成例を示す図である。

【図19】(a)、(b)はそれぞれMCベクトル生成部の動作概略を、(c)は動き補正信号生成部の動作概略を示す図である。

【図20】動き補正内挿フレーム生成部の第2構成例を示す図である。

【図21】本発明の第2の実施例のブロック構成図である。

【図22】(a)～(d)はそれぞれフレームレートアップ部の動作概略を説明するための図である。

【図23】本発明の第3の実施例のブロック構成図である。

【図24】ブロック単位動きベクトル探索部の一構成例を示す図である。

【図25】(a)～(c)はそれぞれベクトル変換部の動作概略を示す図である。

【図26】本発明の第4の実施例のブロック構成図である。

【図27】本発明の第5の実施例のブロック構成図である。

【図28】シーンチェンジ検出部の一構成例を示す図である。

【図29】本発明の第6の実施例のブロック構成図である。

【図30】本発明の第7の実施例のブロック構成図である。

【図31】本発明の第8の実施例のブロック構成図である。

【図32】本発明の第9の実施例のブロック構成図である。

【図33】(a)、(b)はそれぞれIP変換部の一構成例を示す図である。

【図34】MCフレーム数変換部の第1構成例を示す図である。

【図35】MCフレーム数変換部の第2構成例を示す図である。

【図36】MCフレーム数変換部の第3構成例を示す図である。

【図37】MCフレーム数変換部の第4構成例を示す図

31

である。

【図 38】本発明の第 10 の実施例のブロック構成図である。

【図 39】本発明の第 11 の実施例のブロック構成図である。

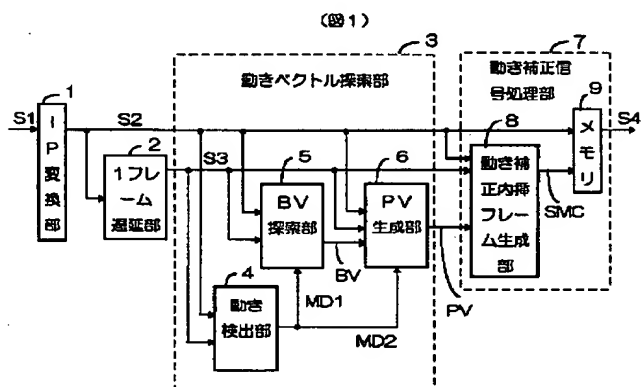
【図 40】本発明の第 12 の実施例のブロック構成図である。

【図４１】本発明に係るテレビジョン受像機の第１の実施例を示す図である。

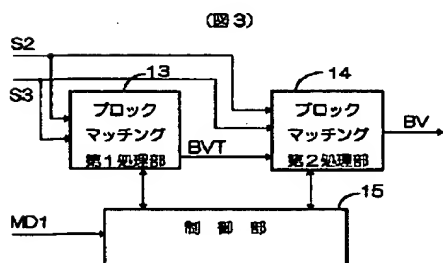
【図４２】本発明に係るテレビジョン受像機の第２の実施例を示す図である。

【図４３】本発明に係るテレビジョン受像機の第３の実施例を示す図である。

【图 1】



【图3】



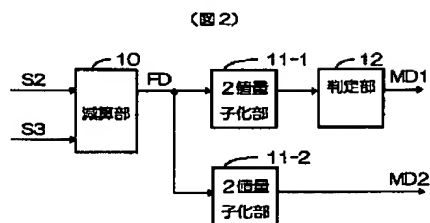
32

【図４４】本発明に係るテレビジョン受像機の第４の実施例を示す図である。

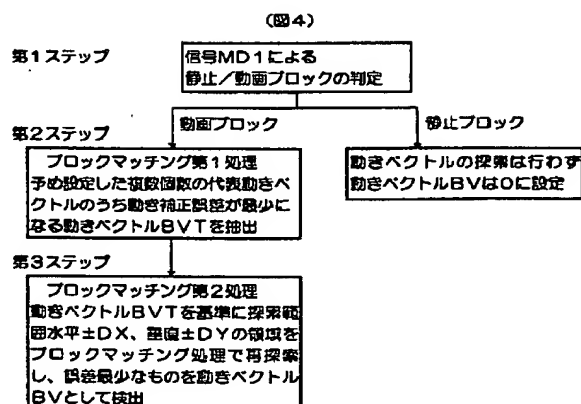
【符号の説明】

- 1 I P変換部
- 2 1フレーム遅延部
- 3 動きベクトル探索部
- 4 動き検出部
- 5 ブロック単位動きベクトル探索部
- 6 画素単位動きベクトル生成部
- 7 動き補正信号処理部
- 8 動き補正内挿フレーム生成部
- 9 メモリ部

【图2】

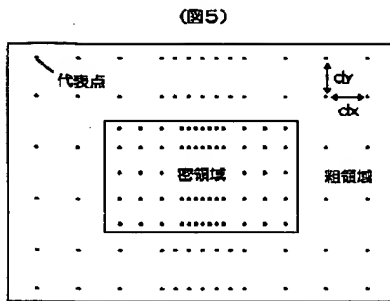


【図 4】



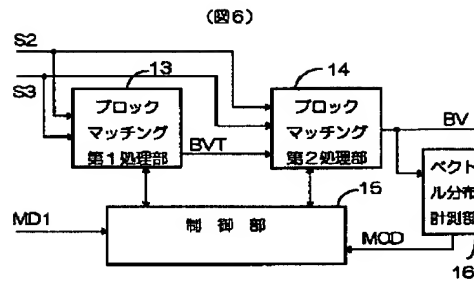
(18)

【図5】

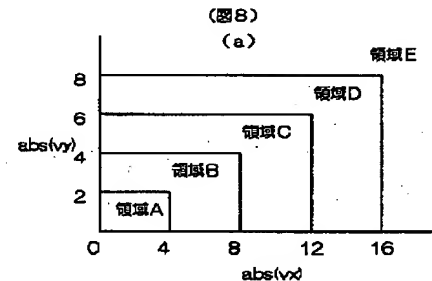


探索領域 (水平±MX画素、垂直±MYライン、MX>MY)
代表点間隔: 密領域 dx=2画素、dy=2ライン
粗領域 dx=4画素、dy=4ライン

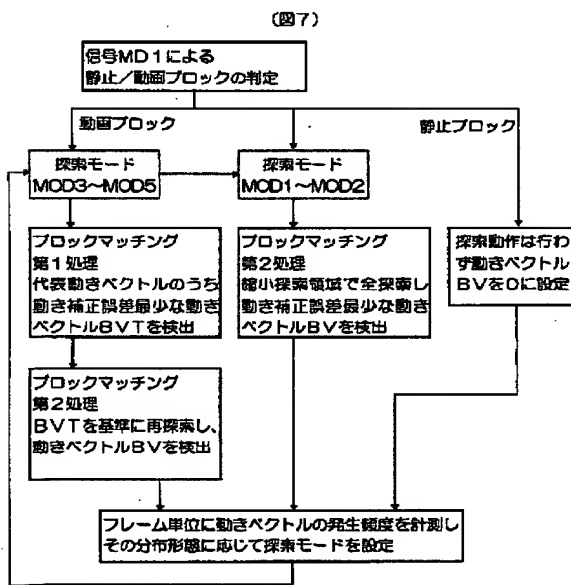
【図6】



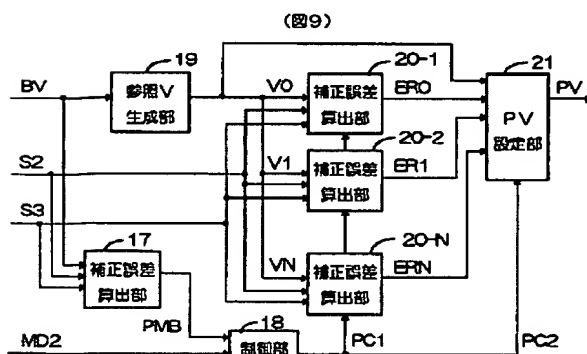
【図8】



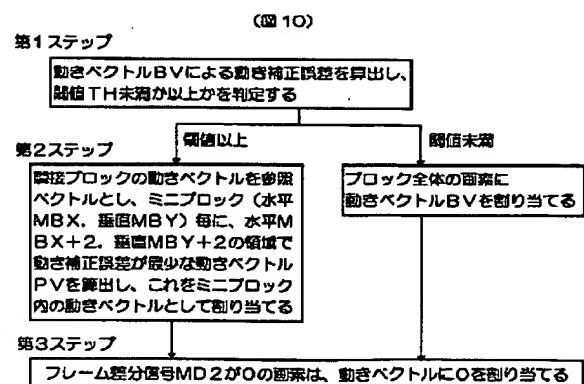
【図7】



【図9】



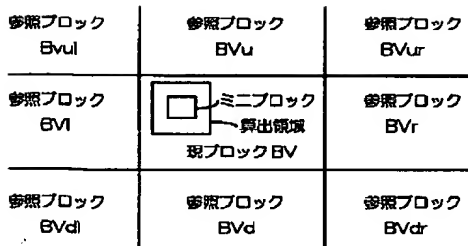
【図10】



(19)

【図11】

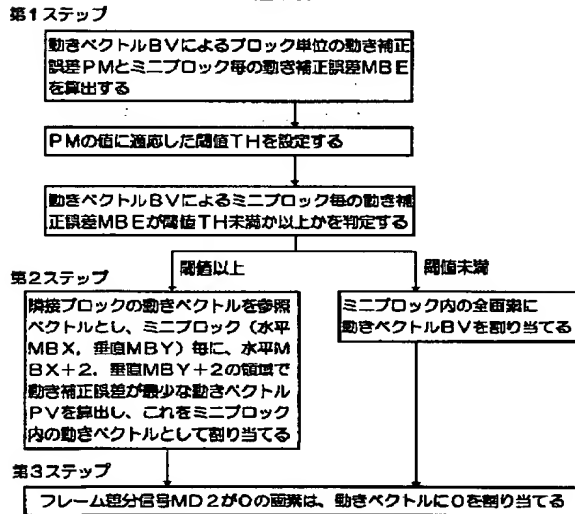
(図11)



$$PV = \min(|\sum | \text{fct}(x, y) - \text{fpr}(x \cdot BVx, y \cdot BVy) |)$$

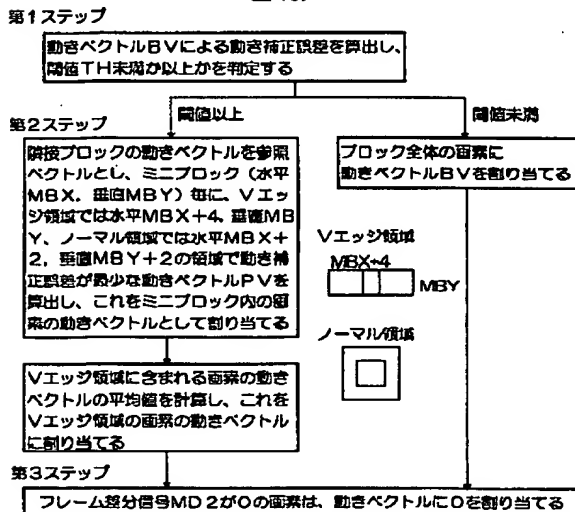
【図13】

(図13)



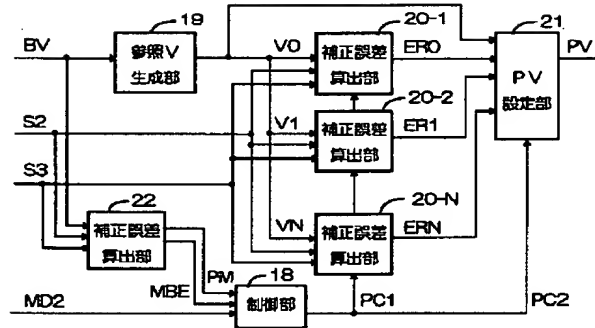
【図15】

(図15)



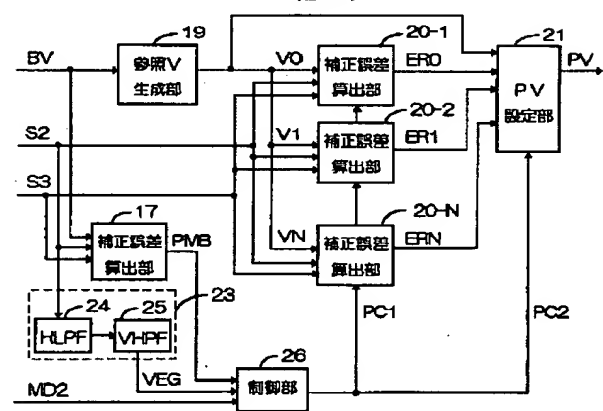
【図12】

(図12)



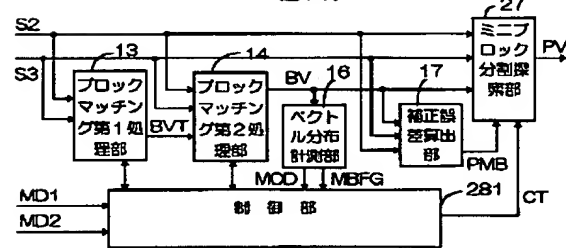
【図14】

(図14)



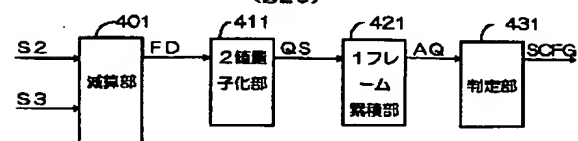
【図16】

(図16)



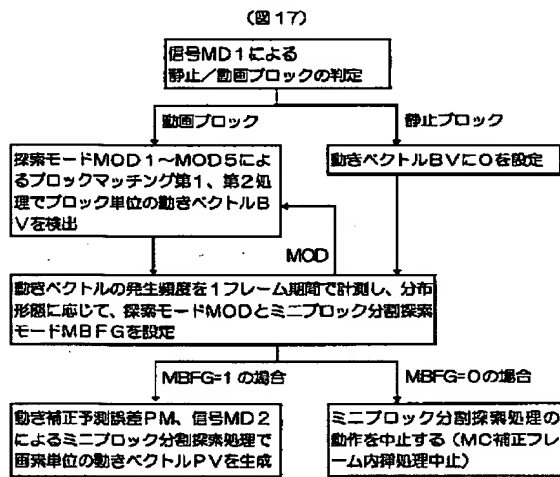
【図28】

(図28)

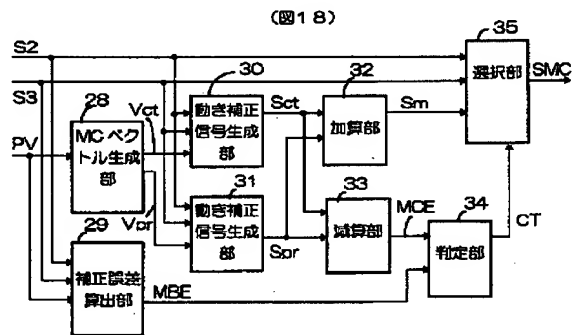


(20)

【図17】

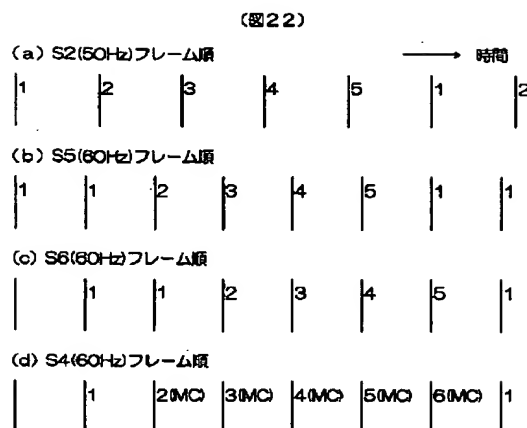


【図18】

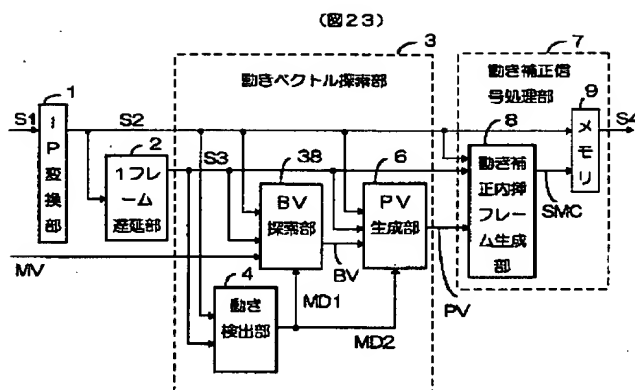


(21)

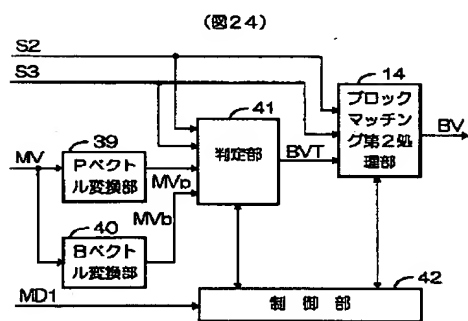
【図22】



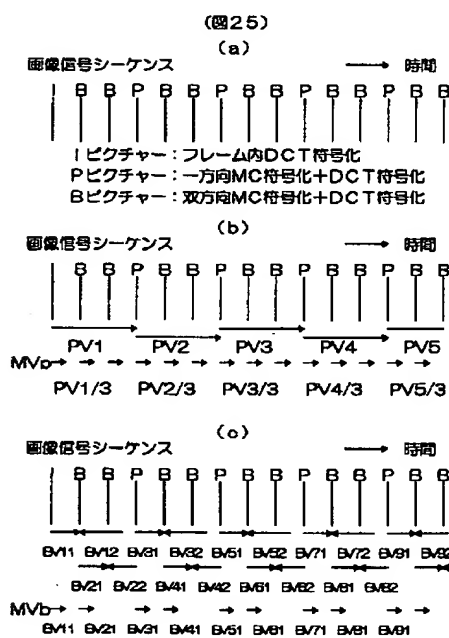
【図23】



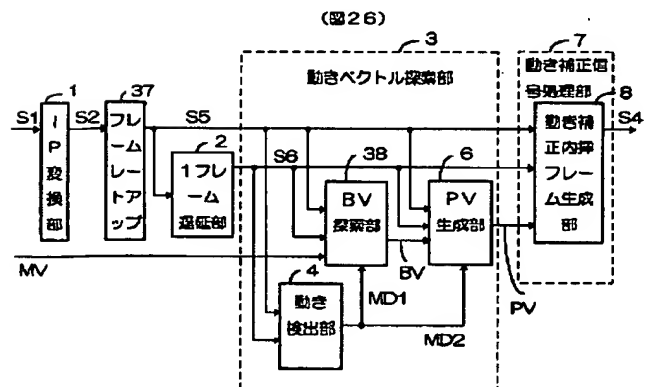
【図24】



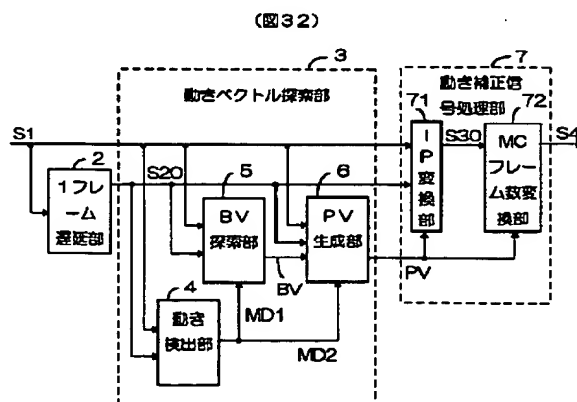
【図25】



【図26】

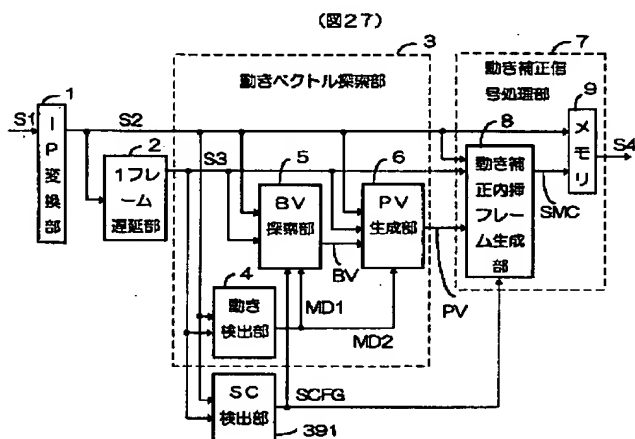


【図32】

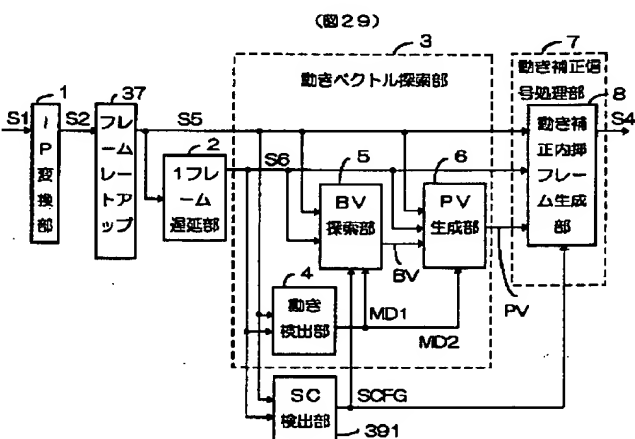


(22)

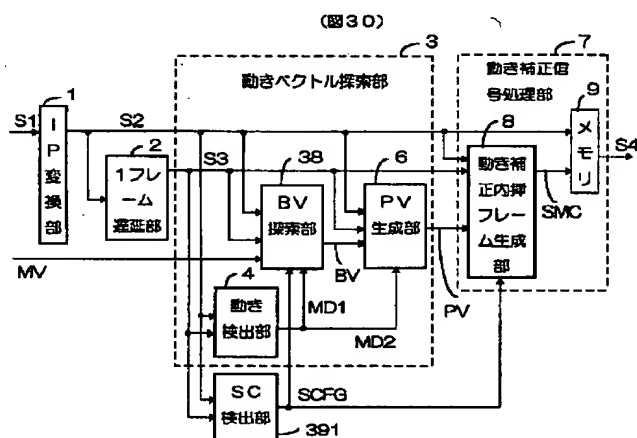
【図27】



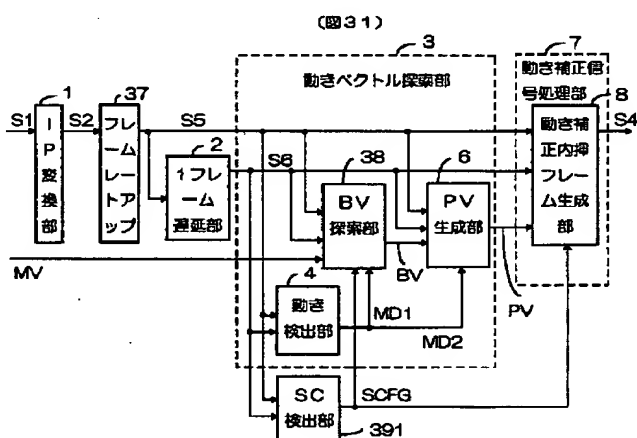
【図29】



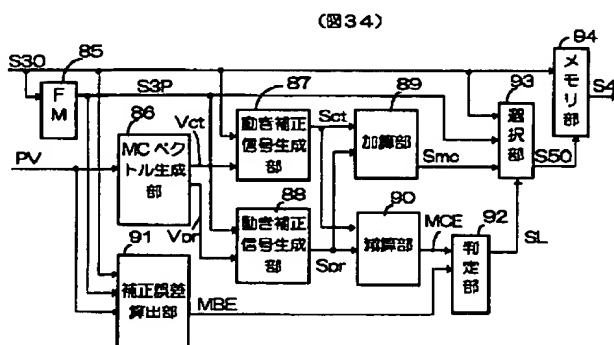
【図30】



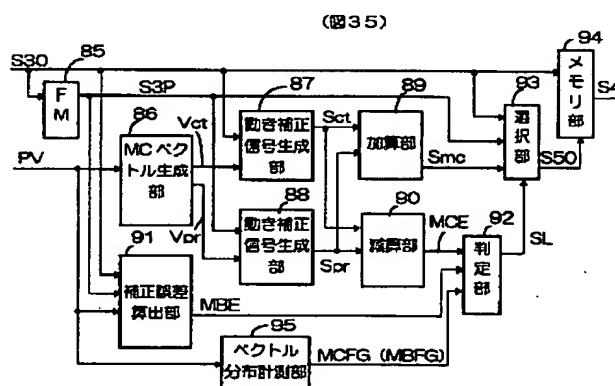
【図31】



【図34】

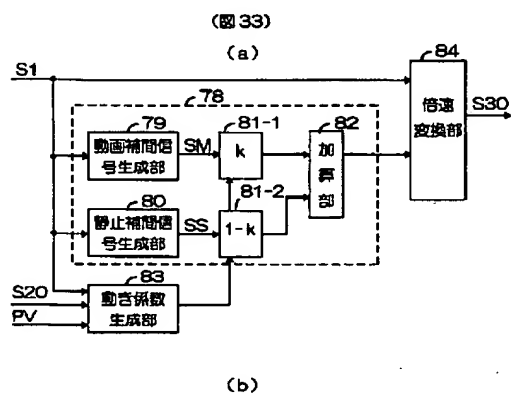


【図35】

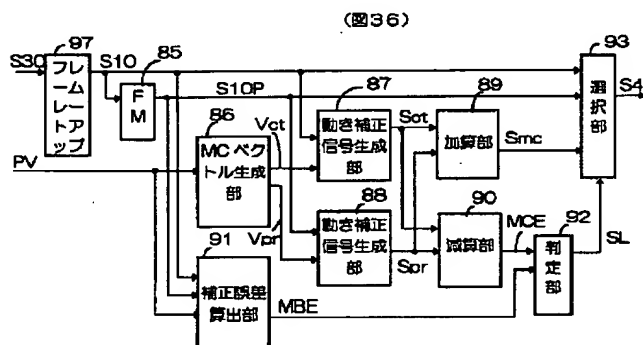


(23)

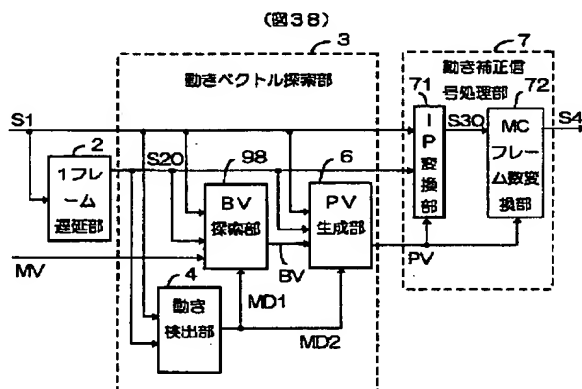
【図33】



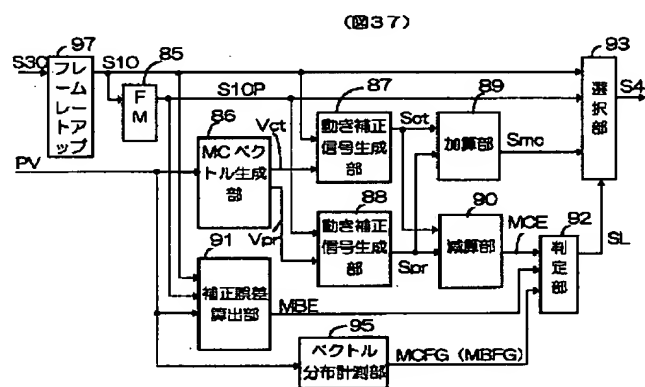
【図36】



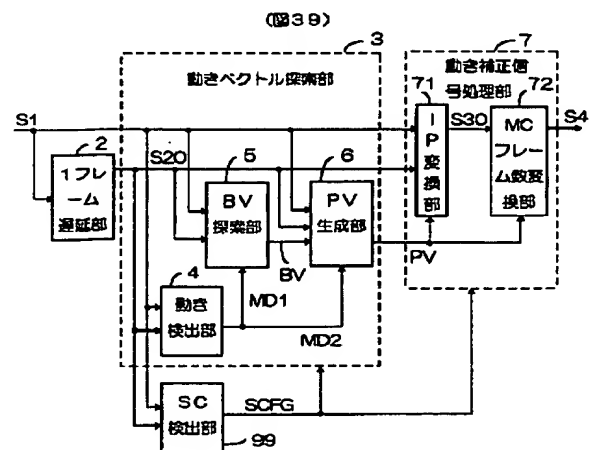
【図38】



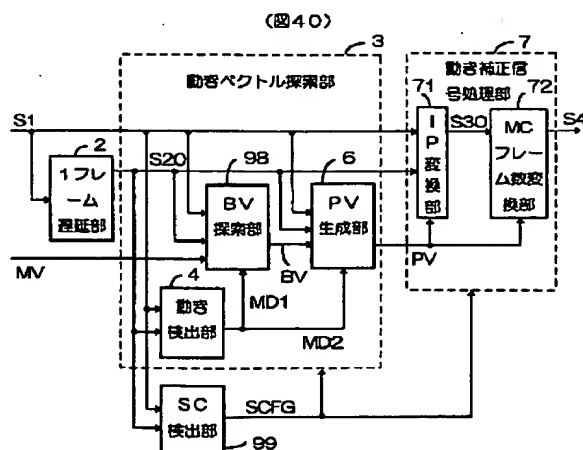
【図37】



【図39】

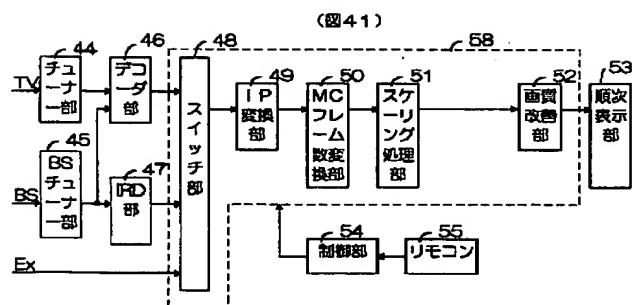


【図40】

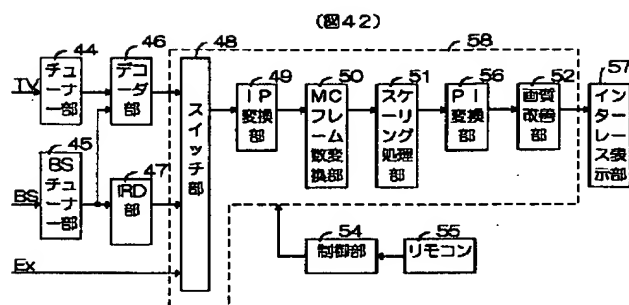


(24)

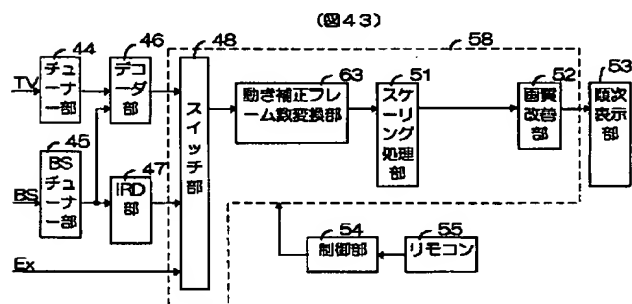
【図41】



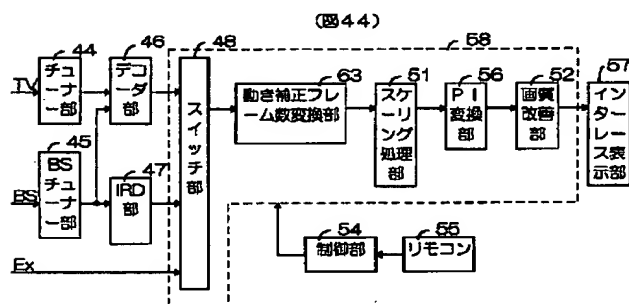
【図42】



【図43】



【図44】



フロントページの続き

(72)発明者 杉山 雅人
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マルチメディアシステム
開発本部内

(72)発明者 中嶋 満雄
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マルチメディアシステム
開発本部内

(72)発明者 都留 康隆
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マルチメディアシステム
開発本部内

(72)発明者 的野 孝明
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像情報メディア事業部
内

(72)発明者 高田 春樹
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像情報メディア事業部
内

(72)発明者 兼八 孝至
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像情報メディア事業部
内